

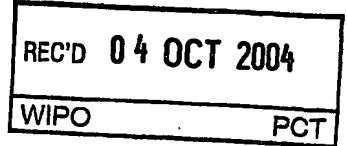
AT 04/00308



PCT/AT 2004/000308

**ÖSTERREICHISCHES PATENTAMT**  
A-1200 Wien, Dresdner Straße 87

Kanzleigebühr € 38,00  
Schriftengebühr € 143,00



Aktenzeichen **A 1415/2003**

Das Österreichische Patentamt bestätigt, dass

**die Firma AT & S TECHNOLOGIE & SYSTEMTECHNIK  
Aktiengesellschaft  
in A-8700 Leoben-Hinterberg, Fabriksgasse 13  
(Steiermark),**

am **9. September 2003** eine Patentanmeldung betreffend

**"Dünnschichtanordnung und Verfahren zum Herstellen einer solchen  
Dünnschichtanordnung",**

überreicht hat und dass die beigeheftete Beschreibung samt Zeichnungen mit der ursprünglichen, zugleich mit dieser Patentanmeldung überreichten Beschreibung samt Zeichnungen übereinstimmt.

Österreichisches Patentamt  
Wien, am 16. September 2004

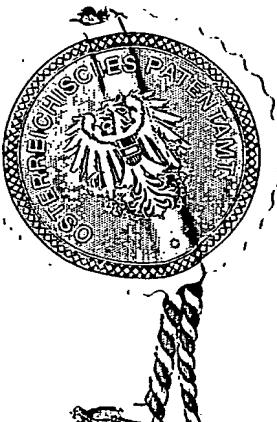
Der Präsident:

i. A.



K. BRUNŽAK

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



BEST AVAILABLE COPY

A14 15/2003

Untext

R 41603

(51) Int. Cl.:

AT PATENTSCHRIFT

(11) Nr.

(73) Patentinhaber: AT & S Austria Technologie & Systemtechnik  
Aktiengesellschaft  
Leoben-Hinterberg (AT)

(54) Titel: Dünnenschichtanordnung und Verfahren zum  
Herstellen einer solchen Dünnenschichtanordnung

(61) Zusatz zu Patent Nr.

(66) Umwandlung von GM /

(62) gesonderte Anmeldung aus (Teilung): A

(30) Priorität(en):

(72) Erfinder:

(22) (21) Anmeldetag, Aktenzeichen: 09.09.2003, A /

(60) Abhängigkeit:

(42) Beginn der Patentdauer:

Längste mögliche Dauer:

(45) Ausgabetag:

---

(56) Entgegenhaltungen, die für die Beurteilung der Patentierbarkeit in Betracht  
gezogen wurden:

1/17

Die Erfindung betrifft eine Dünnschichtanordnung mit einem Substrat und zumindest einem auf dem Substrat in Dünnschichttechnik aufgebrachten elektronischen Dünnschichtbauelement, wobei auf dem Substrat eine Grundelektrode vorliegt, auf der zum Dünnschichtbauelement gehörigen Dünnschichten einschließlich einer oberen Deckelektrode angeordnet sind.

In entsprechender Weise bezieht sich die Erfindung auf ein Verfahren zum Herstellen einer Dünnschichtanordnung mit wenigstens einem elektronischen Dünnschichtbauelement, das in Dünnschichttechnik auf einem Substrat aufgebracht wird.

Aus der US 4 839 558 A ist eine Anordnung mit Elektrolumineszenz-Elementen auf einem Substrat bekannt, welches als Leiterplatte vorliegen und andere Elektronikkomponenten tragen kann. Die bekannte Elektrolumineszenz-Anordnung ist dabei als Dickschichtstruktur auf dem Substrat aufgebracht, wobei die elektrolumineszierende Schicht auf nach einem Ätzen verbleibenden Kupferkaschierungs-Grundelektroden aufgedruckt wird. Darüber wird eine durchsichtige Abdeckung aus Glas mit einer inneren Zinnoxidschicht als Elektrode mit Hilfe eines Adhäsivs angebracht. Eine derartige Struktur hat nicht nur den Nachteil von vergleichsweise großen Abmessungen, insbesondere in Dickenrichtung, sondern auch jenen einer aufwendigen Herstellung.

Aus der EP 1 087 649 A ist es andererseits bekannt, eine Elektrolumineszenz-Anordnung in Dünnschichttechnik auf einem Substrat und innerhalb einer Verkapselung anzubringen, wobei als aktive Schicht für die Elektrolumineszenz insbesondere eine organische (oder aber auch anorganische) Licht emittierende Schicht angebracht wird. Unterhalb hiervon wird auf dem Substrat eine Grundelektrode beispielsweise durch Niederschlagen aus der Dampfphase angebracht, und über der Licht emittierenden Schicht wird in ähnlicher Weise ein leitendes Material aus der Dampfphase niedergeschlagen, um eine Deckelektrode zu bilden. In Hinblick auf eine matrixartige Anordnung von Elektrolumineszenz-Elementen, für ein Display, werden die Deckelektroden dabei in Zeilenform und die Grundelektroden in Spaltenform angeordnet, wobei die einzelnen Elektrolumineszenz-Elemente zwischen den Zeilen und Spalten angeordnet sind.

vorliegen. In Hinblick auf die Dünnschichttechnik, die hier zur Realisierung der Elektrolumineszenz-Anordnung angewandt wird, wird ein Glassubstrat verwendet, welches mit einer ausreichend glatten Oberfläche vorliegen kann, um die einzelnen Dünnschichten problemlos anbringen zu können, wobei überdies auch die erforderliche Inert-Eigenschaft gegeben ist, d.h. aus dem Glasmaterial diffundieren keine Substanzen in den jeweiligen Dünnschichtaufbau. Ein derartiges Glassubstrat hat jedoch den Nachteil, dass es verhältnismäßig aufwendig und teuer in der Herstellung ist, und dass es sich weniger gut zur Montage weiterer elektronischer Bauelemente, insbesondere im Zuge einer miniaturisierten Schaltungsanordnung, eignet.

Andererseits ist eine klassische Leiterplatte mit einer metallischen Kaschierung, insbesondere Kupferkaschierung, auf einem isolierenden bzw. dielektrischen Grundkörper nicht mit Dünnschichttechniken kompatibel.

Es ist nun Aufgabe der Erfindung, hier Abhilfe zu schaffen und eine Technik vorzusehen, mit der in einfacher und preiswerter Weise Dünnschichtanordnungen ermöglicht werden, ohne dass für diese aufwendige Substrate aus Glas benötigt werden. Insbesondere wird mit der Erfindung angestrebt, an sich herkömmliche Leiterplatten einsetzen zu können und in diesen direkt die gewünschten elektronischen Dünnschichtbauelemente, wie insbesondere Elektrolumineszenz-Anordnungen, aber auch andere elektronische Bauelemente, zu integrieren, wobei selbstverständlich zusätzlich auch eine Bestückung mit elektrischen Bauelementen in herkömmlicher Weise möglich sein soll.

Die erfindungsgemäße Dünnschichtanordnung der eingangs angeführten Art ist dadurch gekennzeichnet, dass das Substrat durch eine an sich bekannte Leiterplatte mit einem Isoliermaterial-Grundkörper und einer Metallkaschierung als Leiterschicht gebildet ist, dass die Leiterschicht die Grundelektrode bildet und hierfür zumindest an der Stelle des Dünnschichtbauelements geglättet ist, und dass zwischen der geglätteten, gegebenenfalls verstärkten Leiterschicht und den darüber liegenden Dünnschichten des Dünnschichtbauelements eine Kontaktsschicht in Dünnschichttechnik vorgesehen ist, welche auf der Oberfläche der Grundelektrode

physikalisch bzw. chemisch adsorbiert ist.

Gemäß der Erfindung wird somit eine herkömmliche Leiterplatte „konditioniert“, um sie mit Dünnschichtsystemen kompatibel zu gestalten. Dabei wird zur Bildung der Grundelektrode die Leiterschicht, also die Metallkaschierung der Leiterplatte, geglättet oder poliert, um so eine Basis für einen Dünnschichtaufbau zu schaffen. Die so erhaltene Grundelektrode kann dabei im Bedarfsfall noch chemisch bzw. elektrochemisch verstärkt werden, wobei dann die angesprochene Glättung der Oberfläche der Grundelektrode nach Anbringung einer solchen Verstärkung erfolgt. Die Glättung führt dabei insbesondere zu einer mittleren Oberflächenrauigkeit von maximal 10 nm, bevorzugt maximal 3 nm; wobei sich die entsprechende Rauigkeitsbestimmung auf technologisch relevante Flächen der Größe  $20 \times 20 \mu\text{m}^2$  (Mikrorauigkeit) beschränkt. Unebenheiten größerer lateraler Ausdehnung (Makrorauigkeit) sind in Dünnschicht-technologischer Hinsicht irrelevant. Auf der so erhaltenen mikroskopisch glatten Oberfläche der Grundelektrode ist dann eine Kontaktschicht vorhanden, die bevorzugt metallisch ist, aber auch eine sonstige anorganische oder organische chemische Schicht oder auch Halbleiterschicht sein kann, und die insbesondere mehrere Funktionen erfüllen kann. Zum Einen dient diese Kontaktschicht zur Passivierung der Metallkaschierung (Grundelektrode), so dass keine Substanzen aus der Metallkaschierung in den darüber befindlichen Dünnschichtaufbau, z.B. mit organischen Elektrolumineszenzschichten, diffundieren können. Insbesondere ist die Kontaktschicht zum Anderen eine Kontakt-“Vermittlungs“-Schicht, die den elektrischen Kontakt zwischen den aktiven oder passiven Dünnschichten des Dünnschichtbauelements und der Grundelektrode verbessert und stabilisiert; weiters ist diese Kontaktschicht auch eine Haftverbeserungsschicht, die die Haftung der Dünnschichtstruktur auf der Grundelektrode stabilisiert und so eine Langzeit-Haftung sicherstellt. Die jeweilige Kontaktschicht ist naturgemäß abhängig vom jeweils zu integrierenden Dünnschichtbauelement zu wählen, und sie wird im Allgemeinen fotolithografisch strukturiert und mittels üblicher Dünnschichtverfahren, also durch thermisches Verdampfen, durch Kaltkatodenbeschichtung, durch Schleuderbeschichtung usw., aufgebracht. Die Kontaktschicht besteht bei vorliegenderweise aus einem Metall, teils Titanium und Aluminium.

Palladium oder Platin etc., es können jedoch zur Bildung der Kontaktschicht auch leitfähige Suspensionen und Lösungen, z.B. Polyanilin, Polyethylen-Dioxithiophen/Polystyrolsulfonsäure usw., eingesetzt werden. Durch die Glättung der die Grundelektrode bildenden Leiterschicht sowie die Anbringung der Kontaktschicht wird eine gute Adhäsion der jeweiligen Dünnschichtstruktur sowie ein adäquater elektrischer Kontakt gesichert, so dass es möglich ist, Dünnschichtstrukturen an herkömmlichen Leiterplatten mit dielektrischem Grundkörper und Metallkaschierung zu integrieren. Die Leiterplatten können dabei, wie derzeit zumeist im Einsatz, aus einem Epoxidharz-Grundkörper mit einer doppelseitigen Kupferkaschierung bestehen. Die Kupferkaschierung oder allgemein Metallkaschierung ist an sich vergleichsweise dick und kann mit Vorteil auch als Kühlelement für die jeweilige Dünnschichtstruktur dienen; für diese Külfunktion kann die Kupferkaschierung auch entsprechend dick gewählt (oder verstärkt) werden.

Es sei erwähnt, dass der vorerwähnte Begriff „elektronisch“ hier in einem breiten Sinn zu verstehen ist und insbesondere auch elektro-optische Systeme bzw. Schichten mit umfassen soll, wie insbesondere Elektrolumineszenz-Anordnungen, wie sie an sich bekannt sind, vgl. außer den beiden eingangs erwähnten Dokumenten US 4 839 558 A und EP 1 087 649 A auch die EP 0 854 662 A. In vergleichbarer Weise sind als „elektronische“ Dünnschichtbauelemente mit der erfindungsgemäßen Technik aber auch beispielsweise Solarzellen, Sensoren, und zwar insbesondere optische Sensoren, aber auch Temperatursensoren und dgl., und weiters derartige elektronische Bauelemente wie Dioden, Transistoren, Feldeffekttransistoren und Schutzelemente (z.B. Überspannungsschutzelemente) denkbar. Diese Dünnschichtbauelemente können jeweils wie an sich bekannt durch eine Verkapselung gegen Umgebungseinflüsse geschützt sein, wobei es weiters insbesondere auch möglich ist, innerhalb der Verkapselung, die ein freies, mit Gas gefülltes Volumen umschließt, Gettermaterialien einzubauen, die Sauerstoff und/oder Wasser im Gasvolumen aufzunehmen und so das Dünnschichtbauelement gegen unerwünschte chemische Prozesse schützen. Im Falle einer Elektrolumineszenz-Anordnung oder einer fotovoltaischen-Anordnung, aber auch eines optischen Sensors als Dünnschichtbauelement, ist die Verkapselung durchscheinend oder

durchsichtig ausgebildet, ebenso wie die Deckelektrode und eine gegebenenfalls unter dieser vorhandene eigene Kontaktsschicht, die wieder - zusätzlich - zur Kontaktvermittlung, Stabilisierung und Passivierung vorgesehen sein kann.

Im Fall einer Elektrolumineszenz-Anordnung kann die Verkapselung in an sich bekannter Weise mit Farbwandler- bzw. Indexanpassungsschichten ausgerüstet sein, die zu den lokalen Grundelektroden bzw. lokalen Dünnschichtbauelementen ausgerichtet sind.

In Hinblick auf den erfindungsgemäß in vorteilhafter Weise ermöglichten Einsatz einer herkömmlichen Leiterplatte als Substrat und die damit gegebenen Möglichkeiten für das Vorsehen der verschiedensten Muster von lokalen Grundelektroden ist es im Fall einer Elektrolumineszenz-Vorrichtung als Dünnschichtbau-element-System von besonderem Vorteil, wenn lokale Grundelektroden, die individuelle Durchkontakteierungen haben, innerhalb einer isolierenden Gitterstruktur auf der Leiterplatte vorliegen und darüber ein flächiges Elektrolumineszenz-Dünnschichtsystem sowie eine flächige oder aber streifen- oder symbolweise strukturierte Deckelektrode angebracht sind. Bei einer solchen Ausbildung kann die jeweilige Dünnschichtstruktur samt Deckelektrode in besonders einfacher Weise integriert werden, ohne dabei an Steuerungsmöglichkeiten für die einzelnen Elektrolumineszenz-Elemente einzubüßen.

Ein weiterer Vorteil der Verwendung einer herkömmlichen Leiterplatte besteht auch darin, dass zur Kontaktierung der Elektroden durch den Leiterplatten-Grundkörper hindurch an sich bekannte sog. Via-Verbindungen vorgesehen werden können. Diese Durchkontaktierungen, insbesondere lasergebohrte Durchkontakte, ergeben wegen ihrer engen, miniaturisierten Anbringung die Möglichkeit einer Integration von Bauelementen, insbesondere optoelektronischen Bauelementen, mit besonders hoher Dichte, so dass beispielsweise Anzeigesysteme mit einer Vielzahl von kleinen, nahe aneinander angebrachten Bildpunkten, d.h. hoch auflösende Anzeigesysteme, erzielt werden können. Denkbar sind aber auch Durchkontakte auf Basis mechanischer Bohrungen oder Plastikgeätzte Verbindungen. Mit Vorzelt sind die Durchkontakte auszuführen.

elektroden vorgesehen; man spricht in diesem Fall von einer sog. Via-In-Electrode(VIE)-Struktur. Es ist aber auch möglich und im Hinblick auf die Kontaktierung der Deckelektroden üblich, Durchkontakteierungen versetzt zu den zugehörigen Elektroden zu positionieren, wobei dann eine horizontale elektrische Verbindung von einem Via-Pad an der Oberseite der Leiterplatte zum Bauelement herzustellen ist. Eine derartige Struktur wird Via-Off-Electrode(VOE)-Struktur genannt.

Bei Anbringung mehrerer Dünnschichtbauelemente auf der Leiterplatte, wie dies in der Regel der Fall sein wird, sind die Bereiche auf der Metallkaschierung der Leiterplatte zwischen den Dünnschichtbauelementen zu entfernen, wobei auch eine zusätzliche Isolierung, beispielsweise aus einem Fotolack, hergestellt und in einem Fotolithografieverfahren lateral strukturiert angebracht wird. Diese Isolierungen umschließen die einzelnen Dünnschichtbauelemente einschließlich ihrer Grundelektroden und isolieren sie so gegeneinander. Dabei ist es auch hier vor Anbringung der Isolierungen zweckmäßig, die von der Metallkaschierung bzw. Leiterschicht freigelegten Bereiche der Leiterplatte durch eine Passivierungsschicht, die mit Hilfe einer herkömmlichen Dünnschichttechnik angebracht wird, zu „verschließen“ und so eine Kontamination des jeweiligen Dünnschichtbauelements durch aus dem Grundkörper der Leiterplatte austretende Substanzen zu verhindern. Diese Passivierungsschicht kann beispielsweise aus Siliziumoxid, aus einem Sol-Gel-System oder einer Epoxidverbindung bestehen. Auch hier ist selbstverständlich die jeweilige Passivierungsschicht wieder in Abhängigkeit von der Art der übrigen Materialien, insbesondere des Materials des Grundkörpers der Leiterplatte, auszuwählen, und die Passivierungsschicht wird in der Regel fotolithografisch strukturiert und mittels üblicher Dünnschichtverfahren, wie etwa durch thermisches Verdampfen oder durch Kaltkatodenbeschichtung, aufgebracht. Anstatt einer solchen strukturierten, lokalen Aufbringung ist aber auch eine zunächst vollflächige, gleichförmige Aufbringung einer Passivierungsschicht, etwa als Laminat, denkbar, wobei nachträglich eine Strukturierung mit Hilfe fotolithografischer Ätztechniken durchgeführt wird.

Wie vorstehend erwähnt ist ein wesentliches Merkmal für die Ein-

satzmöglichkeit von herkömmlichen Leiterplatten bei den vorliegenden Dünnschichtanordnungen darin zu sehen, dass die Leiterschicht bzw. lokale Grundelektroden, die aus dieser Leiterschicht durch Strukturieren erhalten wurden, zwecks Erzielung einer geringen Oberflächenrauigkeit geglättet werden. Dieses Glätten kann auf vielfältige, an sich übliche Weisen realisiert werden, wobei mechanische, aber auch elektrochemische, chemische und chemisch-mechanische Glättungsverfahren oder ein Polieren durch Ionenätzten sowie eine Kombination dieser Verfahren möglich sind. Insbesondere ist es hier denkbar, dass die Leiterschicht durch chemisches Ätzen, beispielsweise mit Schwefelsäure, Salpetersäure oder Chromschwefelsäure, geglättet wird. Andererseits ist es auch vorteilhaft, wenn die Leiterschicht durch Beschuss mit Partikeln einzelner oder mehrerer Atome oder Moleküle, wie z.B. Argon oder Argon-Cluster, geglättet wird.

Im Fall der Anbringung einer Verstärkung der lokalen Grundelektroden ist es weiters zweckmäßig, die Leiterplatte zuvor in den übrigen Bereichen vorübergehend fotolithografisch zu passivieren. Die hierfür angebrachte Passivierungsschicht wird nachfolgend, noch vor Anbringen der jeweiligen Dünnschichtbauelemente, insbesondere noch vor Anbringen der Kontaktsschichten, wieder entfernt.

Im Falle einer Strukturierung der Leiterschicht zur Bildung lokaler Grundelektroden ist es im Übrigen auch denkbar, eine Glättung der Leiterschicht noch vor der (insbesondere fotolithografischen) Strukturierung der Leiterschicht durchzuführen.

Die Erfindung wird nachfolgend anhand von besonders bevorzugten Ausführungsbeispielen, auf die sie jedoch nicht beschränkt sein soll, und unter Bezugnahme auf die Zeichnung noch weiter erläutert. Dabei zeigen in der Zeichnung im Einzelnen: Die Fig. 1A und 1B in einer schematischen Querschnittsdarstellung bzw. Draufsicht eine Dünnschichtanordnung in Form einer Elektrolumineszenz-Vorrichtung; die Fig. 2A, 2B und 2C in schematischen Draufsichten ähnlich jener von Fig. 1B aufeinanderfolgende Fertigungsschritte dieser Elektrolumineszenz-Vorrichtung; Fig. 3D eine schematische Querschnittsdarstellung ähnlich jener der Fig. 1A, jedoch in Form einer Leiterplatte mit einer Fertigungsschicht.

mäß Fig. 2A bis 2C, vor Fertigstellung der Vorrichtung; die Fig. 3 bis 8 mehr im Detail die Herstellung einer solchen Elektrolumineszenz-Vorrichtung ausgehend von einer herkömmlichen Leiterplatte, wobei im Einzelnen in Fig. 3A ein schematischer Querschnitt durch eine solche Leiterplatte gezeigt ist, in Fig. 3B und 3C die Vorbereitung dieser Leiterplatte unter Durchkontaktierung und fotolithografischer Strukturierung ihrer Metallkaschierung, und wobei in Fig. 4A in einer vergleichbaren Querschnittsdarstellung der Zustand nach Anbringung einer Passivierungsschicht an der Substratunterseite als Vorbereitung für die Anbringung einer Grundelektroden-Verstärkung gezeigt ist; in den Fig. 4B und 4C sind Detailschritte zur Anbringung einer Verstärkung der strukturierten Metallkaschierung (Fig. 4B), der Glättung der Elektrodenoberfläche (Fig. 4C), und der Zustand nach Entfernen der Passivierungsschicht (Fig. 4D) gezeigt; in den Fig. 5A bis 5C sind die Anbringung einer Fotolackstruktur zwecks Herstellung lokaler Kontaktschichten (Fig. 5A), der Aufbau mit einer abgeschiedenen Kontaktschicht (Fig. 5B) sowie schließlich der Zustand des Substrates samt Grundelektroden und Kontaktsschichten nach Entfernen der temporären Fotolackstruktur (Abrisskante) (Fig. 5C) veranschaulicht; die Fig. 6A, 6B und 6C zeigen aufeinanderfolgende Schritte bei der lokalen, fotolithografisch unterstützten Anbringung einer strukturierten Passivierungsschicht an der Substratoberseite; die Fig. 7A, 7B und 7C zeigen einzelne Schritte bei der Anbringung von optoelektronisch aktiven organischen Schichten (Fig. 7A), einer oberen lichtdurchlässigen Kontaktschicht (Fig. 7B) und einer oberen lichtdurchlässigen Deckelektrode (Fig. 7C) zwecks Vervollständigung des Dünnschichtbauelement-Aufbaus; die Fig. 8A, 8B und 8C schließlich die abschließenden Schritte zur Anbringung einer Verkapselung für die Elektrolumineszenz-Dünnschichtanordnung mit Hilfe eines Klebewulstes (Fig. 8A), auf dem die Verkapselungsschicht angebracht wird (Fig. 8B), und zur Integration lateral strukturierter Farbwandlerschichten (Fig. 8C). Die Fig. 9A bis 9D veranschaulichen aufeinanderfolgende Herstellungsschritte zur Fertigung einer photovoltaischen Zelle mit organischem, optoelektronischem Dünnschichtmaterial; und die Fig. 10 und 11 je eine ähnliche schematische Querschnittsdarstellung einer Dünnschichtanordnung mit einer „organischen“ Diode (Fig. 10) bzw. mit einem (Feldeffekt-)Transistor (Fig. 11).

In Fig. 1A ist eine Dünnschichtanordnung in Form einer Elektrolumineszenz-Vorrichtung 1 schematisch in einer Querschnittsdarstellung gezeigt. Diese Elektrolumineszenz-Vorrichtung 1 weist als Substrat eine herkömmliche Leiterplatte 2 mit einem isolierenden Grundkörper 3 auf, auf dem lokale Grundelektroden 4 als verbleibende Teile der strukturierten Metallkaschierung oder Leiterschicht 5 der Leiterplatte 2 vorliegen. Diese Grundelektroden 4 sind über mechanisch oder Laser-gebohrte Durchkontaktierungen 6 mit Kontaktstellen 6' an der Substrat-Unterseite verbunden, so dass von der Substratunterseite entsprechende Steuersignale an die Grundelektroden 4 angelegt werden können. Diese Grundelektroden 4 sind beispielhaft aus Fig. 1B als quadratische Flächen erkennbar, und sie sind durch eine in Draufsicht gitterförmige Isolierstruktur 7 voneinander getrennt.

Oberhalb der Grundelektroden 4 und der Isolierstruktur 7 ist insbesondere flächig eine organische Elektrolumineszenz-Dünnschichtstruktur angebracht, die im Prinzip beispielsweise wie in EP 1 087 649 A oder EP 0 854 662 A ausgebildet sein kann, wobei der Inhalt dieser Dokumente durch Bezugnahme hierauf als hier enthalten anzusehen ist.

Über dem organischen Elektrolumineszenzschichtsystem 8 befindet sich eine transluzente leitfähige, bevorzugt ebenfalls flächig, gegebenenfalls in Streifenform oder aber auch in Elementform angebrachte Deckelektrode 9. Der gesamte bisher beschriebene Aufbau ist mit Hilfe einer transluzenten Verkapselungsschicht 10, unter Belassung eines Gasvolumens 11 unterhalb hiervon, zur Umgebung hin abgeschlossen, wobei in diese Verkapselungsschicht 10 weiters in an sich bekannter Weise (s. EP 0 854 662 A) Farbwandler- bzw. Indexanpassungsschichten 12 integriert sind.

In der schematischen Draufsicht von Fig. 1B ist ersichtlich, dass diese Farbwandler- bzw. Indexanpassungsschichten 12 streifenförmig, beispielsweise mit den Grundfarben Blau, Grün und Rot, vorliegen (was schematisch durch unterschiedliche Schraffierungen B, G, R in dieser Fig. 1B angedeutet wurde). In Zeilenrichtung (gemäß der Darstellung in Fig. 1B liegen somit immer dieselben Farbwertes Flächen nebeneinander) sind

Ansteuerung dieser Farbpunkte in Zeilenrichtung ebenso wie in Spaltenrichtung erfolgt über die Durchkontaktierungen 6 durch Anlegen von entsprechenden Steuersignalen an die jeweiligen Grundelektroden 4. Die Deckelektrode 9 hingegen kann, wenn sie flächig aufgebracht ist, an einem einheitlichen Potential liegen.

In den Fig. 2A, 2B und 2C sind in schematischen Draufsichten verschiedene Fertigungsstufen bei der Herstellung der eigentlichen Elektrolumineszenz-Vorrichtung (noch ohne Verkapselung) veranschaulicht, wobei das nach diesen Fertigungsschritten erhaltenen Zwischenprodukt in Fig. 2D in schematischer Querschnittsdarstellung ersichtlich ist.

Gemäß Fig. 2A liegt bereits eine lateral strukturierte Leiterschicht 5' vor, um so eine Matrix von Grundelektroden 4 zu bilden. Zwischen diesen in Matrix-Form vorliegenden Grundelektroden 4 befindet sich die gitterartige Isolierstruktur 7, die die einzelnen Grundelektroden 4 voneinander trennt. Im nachfolgenden Schritt, vgl. Fig. 2B, wird das organische Elektrolumineszenzschichtsystem 8 flächig aufgebracht, s. außer Fig. 2B auch Fig. 2D. Danach wird die lichtdurchlässige Deckelektrode 9 - ebenfalls flächig - abgelagert, wodurch die Anordnung gemäß Fig. 2D erhalten ist. Hierzu ist ergänzend auszuführen, dass vorab die Leiterplatte 2 bereits zur Anfertigung der Laser-Vias 6 samt Kontaktstellen 6' behandelt wurde, bevor die Strukturierung der Leiterschicht 5 zur Bildung der Grundelektroden 4 (s. Fig. 2A) erfolgte.

In Fig. 3A ist in einer schematischen Querschnittsdarstellung (in ähnlicher Weise sind alle weiteren Figuren schematische Querschnittsdarstellungen) eine Leiterplatte 2 veranschaulicht, die eine doppelseitige Metallkaschierung 5 (oberseitig) bzw. 15 (unterseitig) auf einem dielektrischen Grundkörper 3, z.B. aus Epoxidharz, aufweist. Die Metallkaschierungen 5, 15 bestehen beispielsweise wie üblich aus Kupfer.

Diese das Substrat der vorliegenden Dünnschichtanordnung bildende Leiterplatte 2 wird sodann in einem ersten Schritt mit Durchkontaktierungen 6 versehen, vgl. Fig. 3B, wobei diese

Durchkontakteierungen im Hinblick auf die gewünschten eng beisammen liegenden Bildpunkte, d.h. das hohe Auflösungsvermögen der herzustellenden Elektrolumineszenz-Vorrichtung 1, als Laserbohrungen mit galvanischer Kupferbeschichtung der Bohrungswände hergestellt werden. Dabei wird bevorzugt eine derartige Durchkontakteierung oder Laserbohrung 6 unter der jeweils vorzusehenden Grundelektrode 4 hergestellt, um die endgültig erhaltene enge Matrix-Anordnung der Grundelektroden 4 mit einer entsprechenden Ansteuerungsmöglichkeit von der Unterseite des Substrates her ausbilden zu können.

Im nächsten Schritt erfolgt gemäß Fig. 3C eine fotolithografische Strukturierung der Metallkaschierungen, d.h. der Leiterschichten 5, 15 an der Oberseite und Unterseite des Grundkörpers 3 der Leiterplatte 2. Eine derartige Strukturierung ist ebenfalls an sich herkömmlich, so dass die danach erhaltene Struktur in Fig. 3C ohne die üblichen Zwischenschritte dargestellt werden kann. Die jeweils erhaltenen Strukturen der oberen Leiterschicht und unteren Leiterschicht sind zwecks Unterscheidung der vollflächigen Leiterschichten nunmehr anstatt mit 5' bzw. 15' mit 5 bzw. 15 bezeichnet. An der Unterseite bilden dabei die verbleibenden Teile 15 der Leiterschicht die Kontaktstellen 6'.

Als Nächstes wird an der Substratunterseite eine temporäre Passivierungsschicht 16 angebracht, wie aus Fig. 4A ersichtlich ist. Diese temporäre Passivierungsschicht 16 dient dazu, diese unterseitigen Bereiche der Leiterplatte 2 im Hinblick auf die nachfolgende Anbringung einer chemischen bzw. elektrochemischen Verstärkung der Leiterschicht 5 an den Stellen der herzustellenden Grundelektroden 4 vorübergehend zu passivieren. Diese Passivierungsschicht 16 kann fotolithografisch, wie an sich bekannt, aufgebracht werden.

Wie bereits angedeutet erfolgt als nächster Schritt eine chemische bzw. elektrochemische Verstärkung der strukturierten Leiterschicht 5, wobei die Verstärkungslagen in Fig. 4B mit 5A angegeben sind. Diese metallische Schicht 5A bildet zusammen mit der strukturierten Leiterschicht 5 die jeweiligen Grundelektroden 4, beispielsweise in der Matrix-Anordnung gemäß Fig. 1. Diese Grundelektroden 4 sind dabei so detailliert, dass sie nicht

für den Aufbau der gewünschten aktiven oder passiven elektronischen Dünnschichtbauelemente, hier der optoelektronischen EL-Vorrichtung 1, geeignet, da die Oberfläche der Leiterschicht 5 an sich ebenso wie jene der mit der Verstärkung 5A versehenen Leiterschicht 5 viel zu rau ist. Es wird daher in einem nächsten Schritt eine Glättung oder ein Polieren der Grundelektroden 4 durchgeführt, um eine niedrige Oberflächenrauigkeit, beispielsweise mit einer mittleren Oberflächenrauigkeit von maximal 10 nm oder bevorzugt sogar maximal 3 nm zu erreichen. Dieser geglättete Zustand ist in Fig. 4C dargestellt. Das Glätten oder Polieren kann auf an sich herkömmliche Weise erfolgen, wie etwa mechanisch, chemisch, elektrochemisch, chemisch-mechanisch sowie durch Ionenätzen. Es können dabei selbstverständlich auch Kombinationen dieser Verfahrenstechniken eingesetzt werden.

Die herbeizuführende Oberflächenrauigkeit hängt selbstverständlich von der Art der jeweiligen Applikation, d.h. vom jeweils anzubringenden Dünnschichtbauelement ab, so dass auch Abweichungen von den vorgenannten mittleren Rauigkeitswerten denkbar sind.

Zu erwähnen ist auch, dass es nicht unbedingt erforderlich ist, eine metallische Verstärkung 5A für die Grundelektroden 4 vorzusehen, da auch die Metallkaschierung, d.h. Leiterschicht 5 der Leiterplatte 2, bereits eine ausreichende Dicke aufweisen kann. Weiters ist es im Prinzip auch denkbar, die Reihenfolge der Strukturierung der Leiterschicht 5 (s. Fig. 3C) und der Glättung der Oberfläche der Leiterschicht (s. Fig. 4C) zu vertauschen, d.h. die Glättung der Leiterschicht 5' insgesamt zuerst vorzunehmen und erst danach die Leiterschicht 5' zur Bildung der Grundelektroden 4, d.h. zur Bildung der strukturierten Leiterschicht 5, entsprechend fotolithografisch zu ätzen.

In einem diese Phase der Herstellung abschließenden Schritt wird die untere Passivierungsschicht 16 entfernt, so dass nunmehr die Substratstruktur gemäß Fig. 4D erhalten ist.

In der nächsten Phase wird auf der nun geglätteten Grundelektrode 4 eine Kontaktsschicht angebracht, wobei als erstes gemäß Fig. 5A eine temporäre Fotolackstruktur in der Art von Abrisskanten

17 in den Zwischenräumen zwischen den Grundelektroden 4 angebracht wird. Darauf wird die gesamte Oberseite der erhaltenen Struktur mit einer Lage 18' aus Kontaktschichtmaterial überzogen, wobei in den unteren Bereichen der Abrisskanten 17 kein Kontaktschichtmaterial erfolgt, so dass in einem nachfolgenden Entfernungsschritt (Ätzschritt) die Abrisskanten 17 entfernt werden können, wobei in den übrigen Bereichen der Oberfläche die gewünschte Kontaktschicht 18 zurückbleibt, vgl. Fig. 5B und 5C.

Die Kontaktschicht 18 dient zur elektrischen Kontaktierung der nunmehr aufzubringenden nächsten Schicht des jeweiligen Dünnschichtaufbaus ebenso wie zur Stabilisierung der Haftung dieses Dünnschichtaufbaus auf der Grundelektrode 4 sowie schließlich auch zur Passivierung der Leiterschicht 5 bzw. ihrer Verstärkung 5a, indem durch das Einbringen der Kontaktschicht 18 eine etwaige Kontamination des Dünnschichtsystems durch Interdiffusion von Fremdstoffen aus der Leiterschicht 5 bzw. ihrer Verstärkung 5a unterbunden wird. Das Material für die jeweilige Kontaktschicht 18 ist naturgemäß wiederum abhängig vom jeweiligen anzubringenden Dünnschichtbauelement geeignet zu wählen, und sie besteht beispielsweise aus einem Metall wie Aluminium, Gold, Palladium oder Platin, einer Metalllegierung, Kohlenstoff oder einer halbleitenden Verbindung, kann aber auch aus einer leitfähigen Suspension oder einer Lösung (z.B. Polyanilin, Polyethylen-Dioxithiophen/Polystyrolsulfonsäure) bestehen.

Die Kontaktmaterial-Lage 18' kann mittels üblicher Dünnschichtverfahren, wie etwa durch thermisches Verdampfen, Kaltkathodenzerstäubung, Elektronenstrahlverdampfung, Beschichtung mittels Laserpulsen sowie durch Beschichtungsverfahren aus der flüssigen Phase, wie z.B. Tauch-, Sprüh-, Schleuder- und Tintenstrahldruck-Verfahren, aufgebracht werden, wobei auf eine physikalische bzw. chemische Adsorption des Kontaktmaterials auf der Leiterschicht 5 bzw. ihrer Verstärkung 5a zu achten ist; diese physikalische bzw. chemische Adsorption ist für ein Haften bzw. Nicht-Ablösen des Kontaktmaterials auf bzw. von der Leiterschicht 5, 5a von Bedeutung. Im Fall von gleichförmigen Beschichtungsverfahren aus der flüssigen Phase kann die laterale Strukturierung der Kontaktschicht 18 nach der Beschichtung der Leiterplatte 2 leicht hergestellt werden.

Kommen derartige Prozesse zur Anwendung, entfällt die Strukturierung mittels des Abrisskantenverfahrens.

Als Nächstes erfolgt nun die Anbringung einer oberen Passivierungsschicht, um die Bereiche zwischen den Grundelektroden 4 samt darüber angebrachten Kontaktsschichten 18 zu passivieren und so daran zu hindern, dass über diese Bereiche aus dem Grundkörper 3 der Leiterplatte 2 Substanzen in den noch anzubringenden Dünnschichtaufbau des jeweiligen Dünnschichtbauelements eindringen. Hierfür wird in einem ersten Schritt gemäß Fig. 6A eine neuerliche temporäre Fotolackstruktur 19 auf den Kontaktsschichten 18 über den Grundelektroden 4 angebracht, und danach wird darüber das Material für die Passivierungsschicht 20 abgeschieden, siehe Fig. 6B. Im Anschluss daran wird über den Grundelektroden 4 die Fotolackschicht samt Passivierungsschicht fotolithografisch entfernt, so dass eine strukturierte Passivierungsschicht 20 nur in den Zwischenzonen, wo das Basismaterial des Isoliergrundkörpers 3 der Leiterplatte 2 freigelegt war, zurückbleibt, s. Fig. 6C. Über Fenster 20' in dieser Passivierungsschicht 20 liegen die Kontaktsschichten 18 mit den darunter liegenden Grundelektroden 4 frei. Die Passivierungsschicht 20 ist selbstverständlich nur dann zweckmäßig bzw. anzubringen, wenn die angesprochene Kontamination des spezifischen Dünnschichtaufbaus durch Substanzen, die aus dem dielektrischen Material des Grundkörpers 3 diffundieren können, zu befürchten ist. Wenn eine solche Diffusion von Substanzen nicht zu befürchten ist, kann die Anbringung der Passivierungsschicht 20 auch unterbleiben, es wäre dann aber eine andere Isolierstruktur (7 in Fig. 1A und 1B) zwischen den Grundelektroden 4 anzubringen. Das Material der Passivierungsschicht 20 ist wiederum abhängig von den verwendeten Materialien, insbesondere vom Material des Grundkörpers 3, zu wählen. Wie beschrieben wird sie zweckmäßig fotolithografisch strukturiert (vgl. die Fig. 6A und 6B), und das Material der Passivierungsschicht 20 kann mittels üblicher Dünnschichttechniken, etwa durch thermisches Verdampfen, Kaltkatodenzerstäubung usw., aufgebracht werden, wobei auf eine für das Haften hinreichende physikalische bzw. chemische Adsorption des Passivierungsmaterials auf dem Grundkörper 3 zu achten ist. Als Material für die Passivierungsschicht 20 kann beispielsweise Siliziumoxid, ein Sol-Gel-System oder eine Epoxidverbindung

verwendet werden.

Alternativ zur Technik gemäß den Fig. 6A bis 6C ist es auch denkbar, vorweg eine vollflächige gleichförmige Aufbringung von Passivierungsmaterial, etwa in Form eines Laminats, vorzusehen und diese Passivierungsschicht erst nachträglich fotolithografisch zu strukturieren, um schließlich die Struktur gemäß Fig. 6C zu erhalten.

Die so erhaltene Anordnung ist nunmehr bereit für die Anbringung der jeweiligen elektronischen Schichten in Dünnschichttechnik, zum Aufbau des gewünschten Dünnschichtbauelementes 8, im vorliegenden Fall einer optoelektronischen aktiven organischen Dünnschichtstruktur; zur Erzielung der Elektrolumineszenz (EL)-Vorrichtung 1 (s. Fig. 1A) werden dabei ein oder mehrere optoelektronisch aktive organische Schichten 21 auf dem vorbereiteten Substrat gemäß Fig. 6C abgeschieden, so dass die Anordnung gemäß Fig. 7A erhalten wird. Wie dabei ersichtlich wird beispielsweise über der gesamten Fläche das organische EL-Material abgelagert, wodurch die Herstellung besonders einfach wird. Ebenso wie dieses (gegebenenfalls mehrlagige) organische EL-Dünnschichtsystem 21 (dessen Dicke einige wenige nm bis einige hundert nm betragen kann) wird nachfolgend auch eine transparente oder transluzente Kontaktschicht 22, s. Fig. 7B, flächig aufgetragen; auch die nachfolgend angebrachte transparente oder transluzente Deckelektrode 9 wird flächig aufgetragen, s. Fig. 7C. Es ist jedoch abweichend hiervon auch denkbar, die obere Kontaktschicht 22 sowie die Deckelektrode 9 anstatt vollflächig auch streifenweise oder symbolweise zu strukturieren.

Als Beispiel für die organischen optoelektronisch aktiven Schichtmaterialien, zur Realisierung der Elektrolumineszenz-Vorrichtung 1, können Poly- und Oligophenyle, Arylamine, Poly- und Oligoazometine genannt werden. Für die transparenten oder transluzenten Kontaktschichten 22 sowie die Deckelektroden 9 können transparente oder semitransparente Metalle, Metalllegierungen, Halbleiterverbindungen (mit einer Schichtdicke <50 nm), leitfähige Metalloxide (z.B. Aluminium-dotiertes Zinkoxid, Zinn-dotiertes Indiumoxid usw.). Leitfähige Sol-Gel-Systeme und dient leitfähigen Ausgussmassen und dünne Lasuren auf Basis von Polymeren.

Polyethylen-Dioxithiophen/Polystyrolsulfonsäure) verwendet werden.

Abschließend wird die so erhaltene Dünnschichtanordnung (s. Fig. 7C) noch mit einer Schutzabdeckung versehen, wozu als erstes, gemäß Fig. 8A, ein für Gas und Feuchte undurchlässiger Klebewulst 23 randseitig angebracht wird. Über diesem Klebewulst 23 wird anschließend die lichtdurchlässige Verkapselungsschicht 10 angebracht, um die eigentlichen Dünnschichtbauelemente 24 mit den Grundelektroden 4, der Kontaktsschicht 18, der Dünnschichtstruktur 8, der oberen Kontaktsschicht 22 und der Deckelektrode 9 zu verpacken, wobei ein Gasvolumen 25 verbleibt, in dem in an sich herkömmlicher Weise Gettermaterialien für Sauerstoff und/oder Wasser bzw. Feuchtigkeit enthalten sein können.

Wie sodann in Fig. 8C dargestellt ist, können gewünschtenfalls auch lateral strukturierte Farbwandlerschichten 12 (s. außer Fig. 8C auch Fig. 1A und 1B) in die Verkapselungsschicht 10 über dem Gasvolumen 25 und den einzelnen Dünnschichtbauelementen 24 integriert werden.

Auf diese Weise ist nunmehr die gewünschte Dünnschichtanordnung fertiggestellt, die an den Kontaktstellen 6' mit den erforderlichen Steueranschlüssen versehen werden kann. Zusätzlich können auf der Leiterplatte 2 auch in an sich herkömmlicher und hier nicht näher dargestellter Weise Bauelemente montiert werden, um gewünschte Schaltungsfunktionen zu realisieren.

In den Fig. 9A bis 9D ist in verschiedenen Herstellungsschritten ein anderes Ausführungsbeispiel veranschaulicht, nämlich eine Dünnschichtanordnung mit einer photovoltaischen Zelle aus einem organischen optoelektronisch aktiven Schichtsystem, wobei die Herstellung im Prinzip sehr ähnlich wie vorstehend anhand der Fig. 3A bis 8C beschrieben erfolgen kann.

Im Einzelnen wird ähnlich wie in Fig. 7A gezeigt, auf entsprechende Grundelektroden 4, bestehend aus der strukturierten Leiterschicht 5, einer Verstärkung 5A und einer Kontaktsschicht 18, das gewünschte optoelektronisch aktive organische Schichtsystem 21 abgeschieden, wonach eine lichtdurchlässige Kontakt-

schicht 22 (s. Fig. 9B) und darüber eine lichtdurchlässige Deckelektrode 9 (s. Fig. 9C) wiederum flächig abgeschieden werden können. Schließlich kann wiederum in einer Weise wie vorstehend anhand der Fig. 8A und 8B erläutert eine lichtdurchlässige Verkapselungsschicht 10 mit einem randseitigen Gas- und Feuchte-un-durchlässigen Klebewulst 23 angebracht werden, wie in Fig. 9D veranschaulicht ist.

In Fig. 10 ist ein weiteres Ausführungsbeispiel in Form einer auf einer Leiterplatte 2 integrierten organischen Diode 30 veranschaulicht, wobei hier wiederum in vergleichbarer Weise, wie vorstehend erläutert, über einer Grundelektrode 4 mit einer Kontaktsschicht 18 ein entsprechendes organisches Dioden-Dünn-schichtsystem 21' aufgebracht ist. Darüber befindet sich eine obere Kontaktsschicht 22', die hier nicht lichtdurchlässig sein muss, und eine Deckelektrode 9', die ebenfalls nicht lichtdurchlässig zu sein braucht. Zu ersehen sind weiters aus Fig. 10 wiederum die strukturierte untere Metallkaschierung 15 und der Grundkörper 3 der Leiterplatte 2 sowie weiters ein dichter Klebewulst 23 und eine Verkapselungsschicht 10', wobei auch hier eine opake Ausbildung vorliegen kann.

Ähnliches gilt auch für die Transistorstruktur 40 gemäß Fig. 11, wobei wiederum über der Grundelektrode 4, bestehend aus der strukturierten oberen Leiterschicht 5 und einer Verstärkung 5A, eine Kontaktsschicht 18' angebracht ist, die beispielsweise den Gate-Kontakt der gebildeten Feldeffektstruktur 40 bildet. Über dieser Kontaktsschicht 18' der Transistorstruktur 40 ist eine Isolierschicht 41, beispielsweise aus Aluminiumoxid, angebracht, über der wiederum eine organisch aktive Schicht 21' aufgebracht ist, die einerseits mit einer Source-Kontaktsschicht 42 und andererseits mit einer Drain-Kontaktsschicht 43 in Verbindung steht. Diese Kontakte werden über seitlich der Transistorstruktur 40 vorhandene Grundelektroden 4<sub>s</sub>, 4<sub>d</sub> bzw. über deren korrespondierende Durchkontaktierungen 6<sub>s</sub>, 6<sub>d</sub> und Kontaktstellen 6' von der Unterseite her kontaktiert.

In ähnlicher Weise können auch andere Dünnschichtbauelemente, und zwar aktive Bauelemente ebenso wie passiver Bauelemente, die sich auf der Leiterplatte 2 aufbauen, hergestellt werden.

integriert werden, wobei wesentlich jeweils die Glättung der strukturierten, gegebenenfalls verstärkten Leiterschicht 5 (bzw. 5A), somit der Grundelektroden 4 oder unterseitigen Elektroden durchzuführen ist. Auf dieser geglätteten oder polierten Grundelektrode wird dann die beschriebene Kontaktschicht zur Herstellung des Kontakts und der stabilen Adhäsion der Dünnschichtaufbauten vorgesehen. Andere an sich herkömmliche Bauelemente, die mit der erfindungsgemäßen Technik auf Leiterplatten integriert werden können, sind beispielsweise Sensoren, wobei im Fall von optischen Sensoren entsprechende lichtdurchlässige obere Kontaktschichten, Elektroden und Verkapselungsschichten vorzusehen sind.

Patentansprüche

1. Dünnschichtanordnung mit einem Substrat und zumindest einem auf dem Substrat in Dünnschichttechnik aufgebrachten elektronischen Dünnschichtbauelement, wobei auf dem Substrat eine Grundelektrode vorliegt, auf der zum Dünnschichtbauelement gehörigen Dünnschichten einschließlich einer oberen Deckelektrode angeordnet sind, dadurch gekennzeichnet, dass das Substrat durch eine an sich bekannte Leiterplatte (2) mit einem Isoliermaterial-Grundkörper (3) und einer Metallkaschierung als Leiterschicht (5) gebildet ist, dass die Leiterschicht (5) die Grundelektrode (4) bildet und hierfür zumindest an der Stelle des Dünnschichtbauelements geglättet ist, und dass zwischen der geglätteten, gegebenenfalls verstärkten Leiterschicht (5) und den darüber liegenden Dünnschichten (21) des Dünnschichtbauelements eine Kontaktsschicht (18) in Dünnschichttechnik vorgesehen ist, welche auf der Oberfläche der Grundelektrode (4) physikalisch bzw. chemisch adsorbiert ist.
2. Dünnschichtanordnung nach Anspruch 1, dadurch gekennzeichnet, dass in der Leiterplatte (2) Via-Verbindungen zur elektronischen Kontaktierung der Elektroden durch den Grundkörper (3) der Leiterplatte (2) hindurch vorgesehen sind.
3. Dünnschichtanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass in der Leiterplatte (2) eine Durchkontaktierung (6) zur Grundelektrode (4) direkt unter dieser vorgesehen ist.
4. Dünnschichtanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass die geglättete Leiterschicht (5) über Flächenbereiche der Größe  $20 \times 20 \mu\text{m}^2$  (Mikrorauigkeit) eine mittlere Oberflächenrauigkeit von maximal 10 nm, vorzugsweise maximal 3 nm, aufweist.
5. Dünnschichtanordnung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass auch unter der Deckelektrode (9) eine Kontaktsschicht (22) vorgesehen ist.

durch gekennzeichnet, dass die Kontaktsschicht (18; 22) zugleich eine Passivierungsschicht für die Elektrode bildet.

7. Dünnschichtanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass die Kontaktsschicht (18; 22) zugleich eine Stabilisierungsschicht für die Haftung zwischen der Elektrode und der benachbarten Dünnschicht bildet.

8. Dünnschichtanordnung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Kontaktsschicht (18; 22) eine metallische Schicht, z.B. aus Aluminium, Gold, Palladium, Platin oder eine Metalllegierung, oder Kohlenstoff oder eine halbleitende Verbindung ist.

9. Dünnschichtanordnung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Kontaktsschicht (18; 22) durch eine leitfähige Suspension oder Lösung, z.B. auf Basis von Polyanilin, Polyethylen-Dioxithiophen/Polystyrolsulfonsäure, gebildet ist.

10. Dünnschichtanordnung nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, dass auf von der Leiterschicht (5) freigestellten, freiliegenden Bereichen des Grundkörpers (3) eine, Kontamination des jeweiligen Dünnschichtbauelements durch aus dem Grundkörper (3) austretende Substanzen verhindernde Dünnschicht-Passivierungsschicht (20) aufgebracht ist.

11. Dünnschichtanordnung nach Anspruch 10, dadurch gekennzeichnet, dass die Passivierungsschicht (20) aus Siliziumoxid, einem Sol-Gel-System oder einer Epoxidverbindung besteht.

12. Dünnschichtanordnung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass die Deckelektrode (9), gegebenenfalls auch die darunter vorgesehene Kontaktsschicht (22), zumindest transluzent, vorzugsweise transparent ausgebildet ist.

13. Dünnschichtanordnung nach Anspruch 12, dadurch gekennzeichnet, dass als Dünnschichtbauelement (24) eine Elektrolumineszenzvorrichtung angeordnet ist.

14. Dünnschichtanordnung nach Anspruch 13, dadurch gekennzeichnet, dass lokale Grundelektroden (4), die individuelle Durchkontaktierungen (6) haben, innerhalb einer isolierenden Gitterstruktur auf der Leiterplatte (2) vorliegen und darüber ein flächiges Elektrolumineszenz-Dünnschichtsystem sowie eine flächige oder aber streifen- oder symbolweise strukturierte Deckelektrode (9) angebracht sind.

15. Dünnschichtanordnung nach Anspruch 12, dadurch gekennzeichnet, dass als Dünnschichtbauelement eine photovoltaische Anordnung vorgesehen ist.

16. Dünnschichtanordnung nach einem der Ansprüche 1 bis 12, dadurch gekennzeichnet, dass als Dünnschichtbauelement ein Sensor, insbesondere ein optischer Sensor oder ein Temperatursensor, vorgesehen ist.

17. Dünnschichtanordnung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass als Dünnschichtbauelement eine Diode (30) vorgesehen ist.

18. Dünnschichtanordnung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass als Dünnschichtbauelement ein Transistor, insbesondere ein Feldeffekttransistor (40), vorgesehen ist.

19. Dünnschichtanordnung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass als Dünnschichtbauelement ein Überspannungsschutzelement vorgesehen ist.

20. Dünnschichtanordnung nach einem der Ansprüche 1 bis 19, dadurch gekennzeichnet, dass dem Dünnschichtbauelement eine Verkapselung (10) zugeordnet ist.

21. Dünnschichtanordnung nach Anspruch 20, dadurch gekennzeichnet, dass die Verkapselung (10) transluzent oder transparent ausgebildet ist.

22. Dünnschichtanordnung nach Anspruch 20, dadurch gekennzeichnet, dass die Verkapselung (10) aus einem Material besteht, das die Wärmeleitung verhindert.

schlossenes Gasvolumen (11) vorliegt.

23. Dünnschichtanordnung nach Anspruch 21 oder 22, dadurch gekennzeichnet, dass die Verkapselung Farbwandler- bzw. Indexanpassungsschichten (12) in Ausrichtung zu den lokalen Grundelektroden trägt.

24. Verfahren zum Herstellen einer Dünnschichtanordnung mit wenigstens einem elektronischen Dünnschichtbauelement, das in Dünnschichttechnik auf einem Substrat aufgebracht wird, dadurch gekennzeichnet, dass als Substrat eine Leiterplatte mit einem Isoliermaterial-Grundkörper und einer Metallkaschierung als Leiterschicht verwendet wird, dass die Leiterschicht zumindest lokal, gegebenenfalls nach Anbringung einer Verstärkung, geglättet wird, um zumindest eine Grundelektrode für das Dünnschichtbauelement zu bilden, und dass auf der Grundelektrode eine Kontaktsschicht in Dünnschichttechnik angebracht wird, bevor darüber das übrige Dünnschichtbauelement angebracht wird.

25. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch ein mechanisches Verfahren, wie z.B. Läppen, Schleifen oder Polieren, geglättet wird.

26. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch elektrochemisches Polieren geglättet wird.

27. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch chemisch-mechanisches Polieren geglättet wird.

28. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch chemisches Ätzen, beispielsweise mit Schwefelsäure, Salpetersäure oder Chromschwefelsäure, geglättet wird.

29. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch Ionenätzen geglättet wird.

30. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Leiterschicht durch Beschuss mit Partikeln einzelner oder mehrerer Atome oder Moleküle, wie z.B. Argon oder Argon-Cluster, ge-

glättet wird.

31. Verfahren nach einem der Ansprüche 24 bis 30, dadurch gekennzeichnet, dass die Leiterschicht über Flächenbereiche der Größe  $20 \times 20 \mu\text{m}^2$  bis zu einer mittleren Oberflächenrauigkeit von maximal 10 nm, vorzugsweise maximal 3 nm, geglättet wird.

32. Verfahren nach einem der Ansprüche 24 bis 31, dadurch gekennzeichnet, dass die Leiterschicht elektrochemisch verstärkt wird.

33. Verfahren nach einem der Ansprüche 24 bis 32, dadurch gekennzeichnet, dass die Leiterplatte vor einem lokalen Verstärken der Leiterschicht in den übrigen Bereichen vorübergehend fotolithografisch passiviert wird.

34. Verfahren nach einem der Ansprüche 24 bis 33, dadurch gekennzeichnet, dass von der Leiterschicht freigelegte Bereiche des Grundkörpers vor dem Anbringen des übrigen Dünnschichtbauelements fotolithografisch unterstützt in Dünnschichttechnik passiviert wird.

35. Verfahren nach Anspruch 33 oder 34, dadurch gekennzeichnet, dass eine Passivierungsschicht durch thermisches Verdampfen aufgebracht wird.

36. Verfahren nach Anspruch 33 oder 34, dadurch gekennzeichnet, dass eine Passivierungsschicht durch Kaltkatodenbeschichtung aufgebracht wird.

### Zusammenfassung

Dünnschichtanordnung (1) mit einem Substrat (2) und zu-  
mindest einem auf dem Substrat in Dünnschichttechnik aufgebrach-  
ten elektronischen Dünnschichtbauelement (8), wobei auf dem  
Substrat eine Grundelektrode (4) vorliegt, auf der zum Dünnschichtbauelement (8) gehörigen Dünnschichten einschließlich  
einer oberen Deckelektrode (9) angeordnet sind; das Substrat (2)  
ist durch eine an sich bekannte Leiterplatte mit einem Iso-  
liermaterial-Grundkörper (3) und einer Metallkaschierung als  
Leiterschicht (5) gebildet, wobei die Leiterschicht (5) die  
Grundelektrode (4) bildet und hierfür zumindest an der Stelle  
des Dünnschichtbauelements (8) geglättet ist, und wobei zwischen  
der geglätteten, gegebenenfalls verstärkten Leiterschicht (5)  
und den darüber liegenden Dünnschichten des Dünnschichtbau-  
elements (8) eine Kontaktsschicht (18) in Dünnschichttechnik  
vorgesehen ist, welche auf der Oberfläche der Grundelektrode (4)  
physikalisch bzw. chemisch adsorbiert ist.

(Fig. 8C)

A1415/2003

1/12

U.S. Patent  
Office

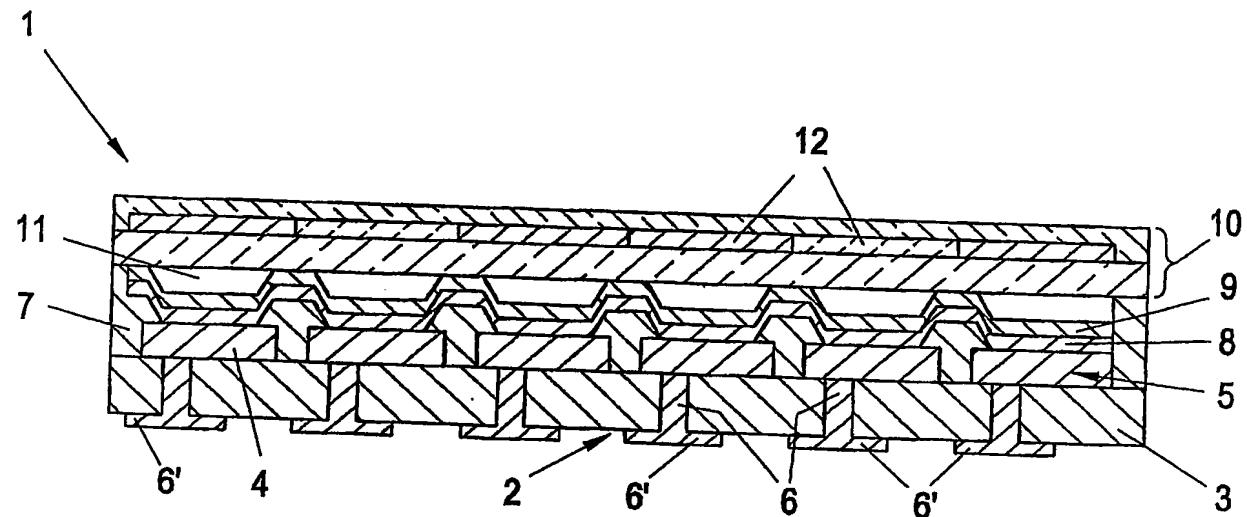


FIG. 1A

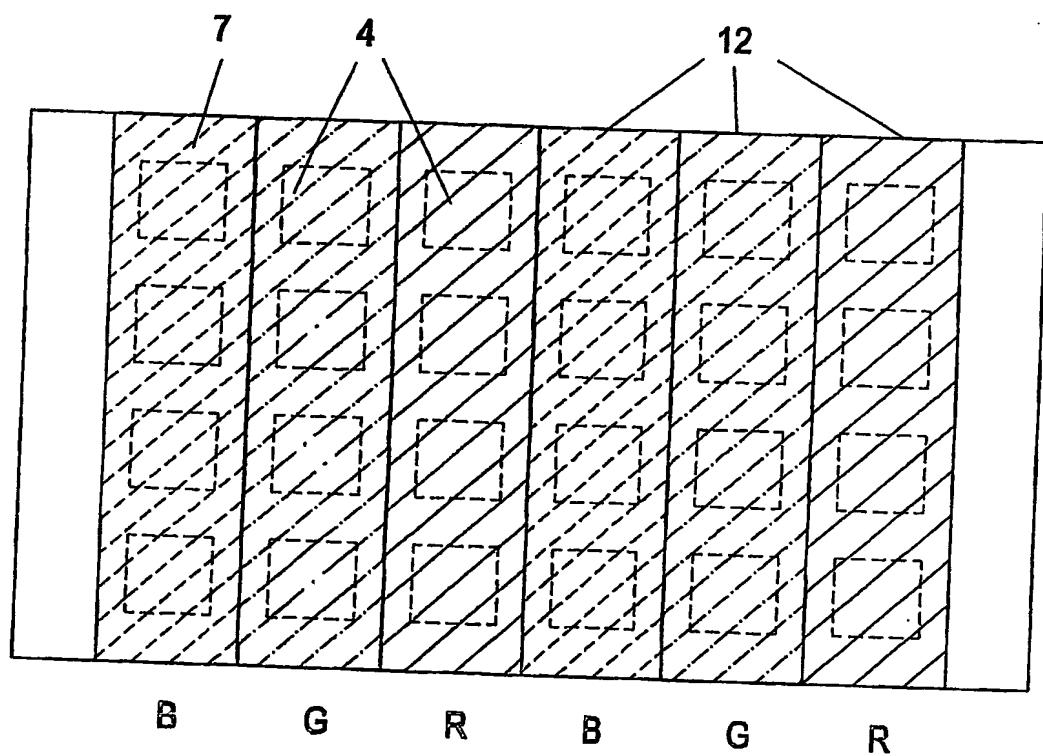


FIG. 1B

A14 15/2003

Urtexx

2 / 12

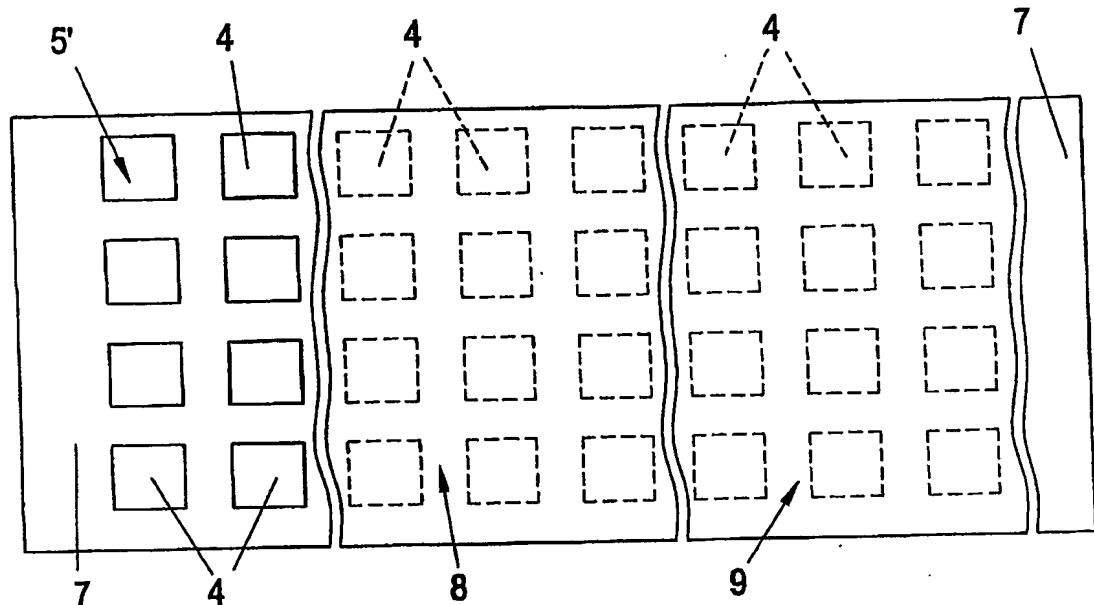


FIG. 2A

FIG. 2B

FIG. 2C

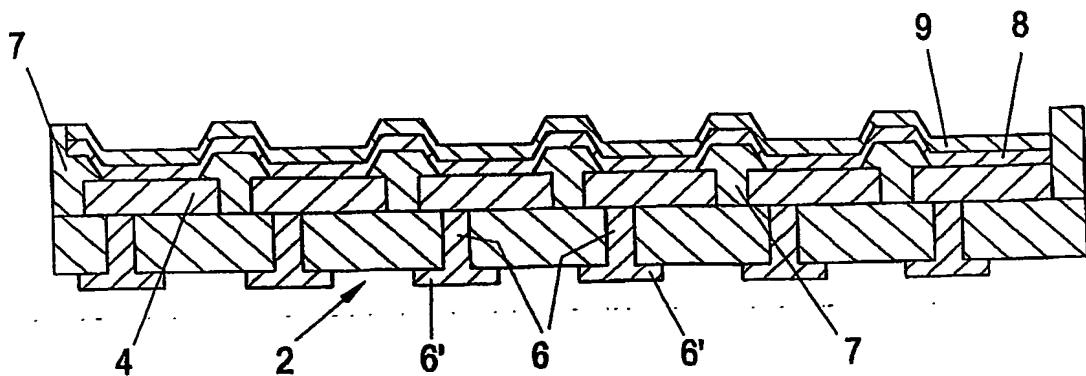
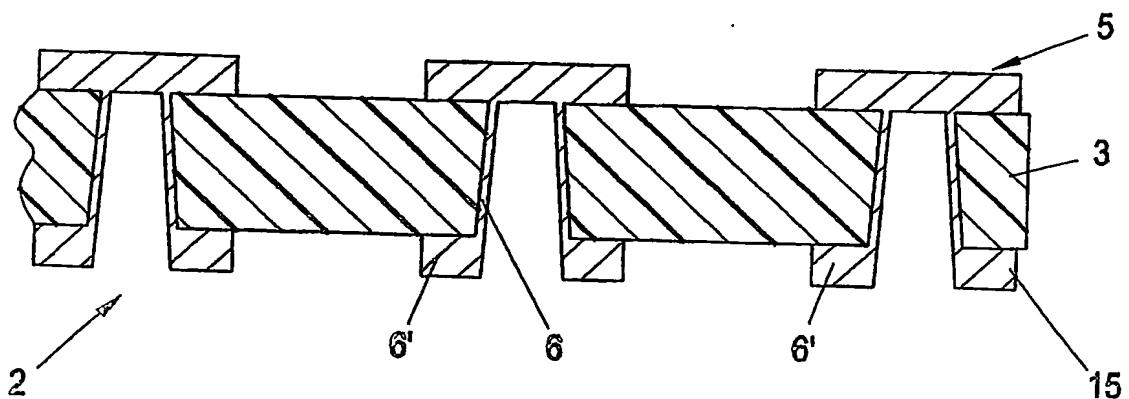
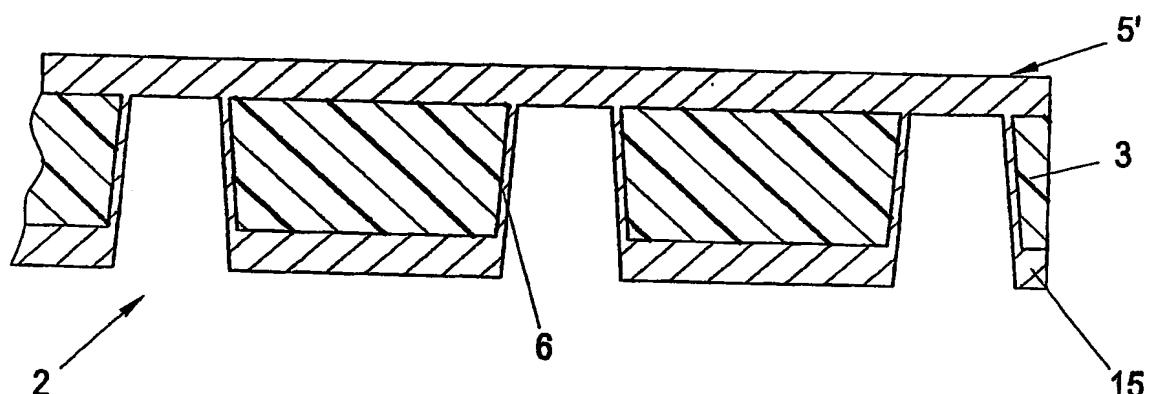
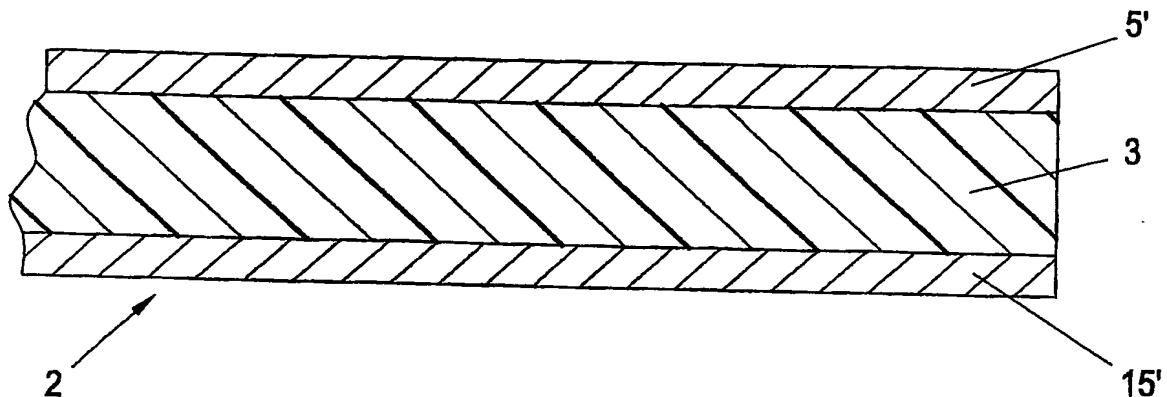


FIG. 2D



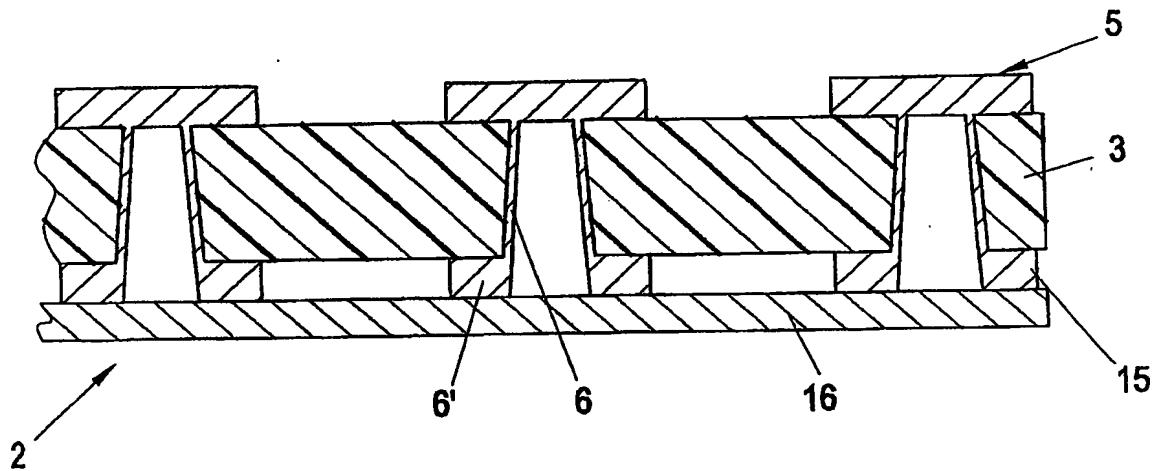


FIG. 4A

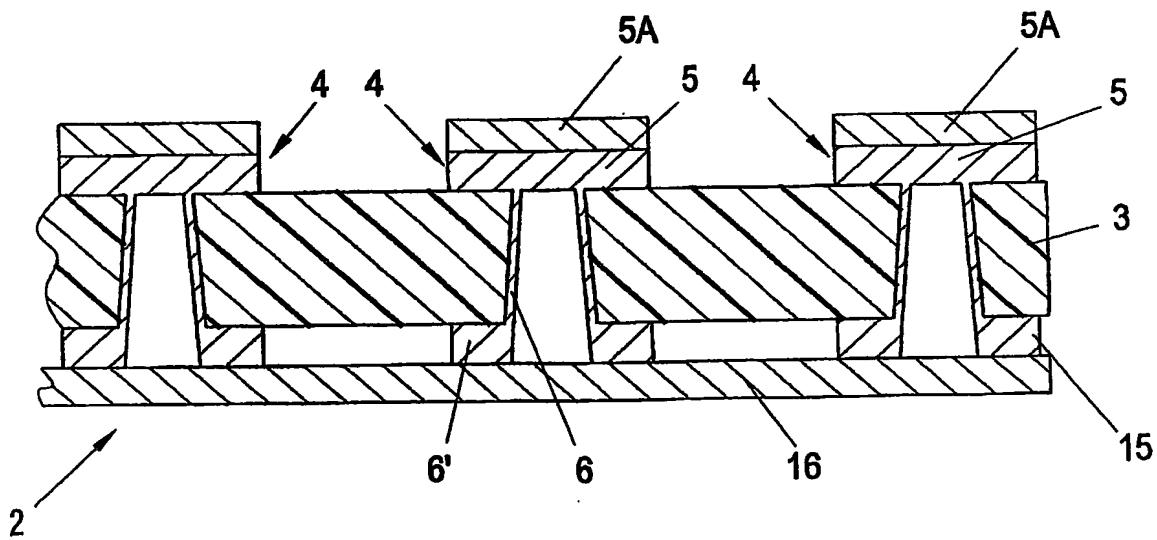


FIG. 4B

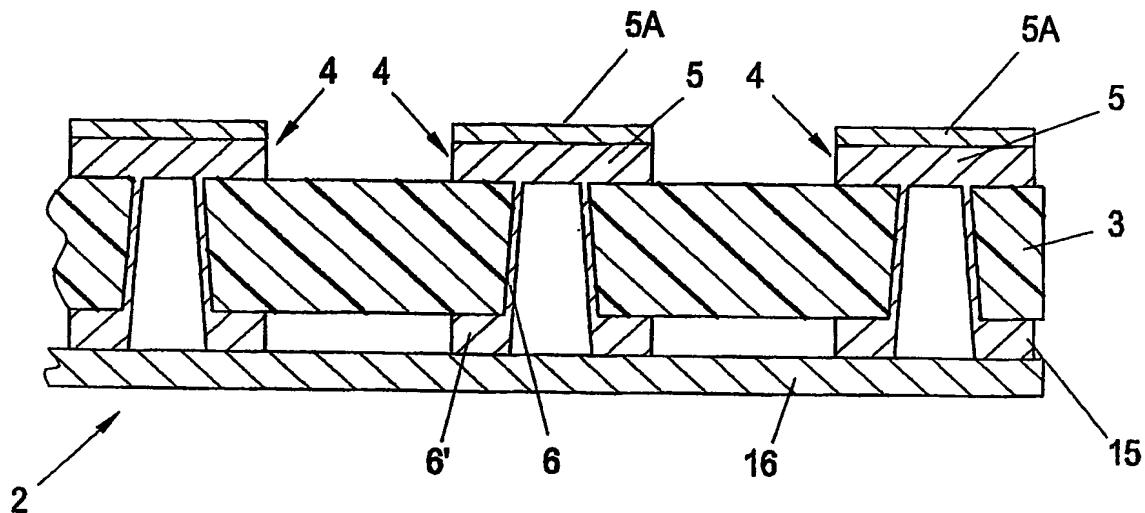


FIG. 4C

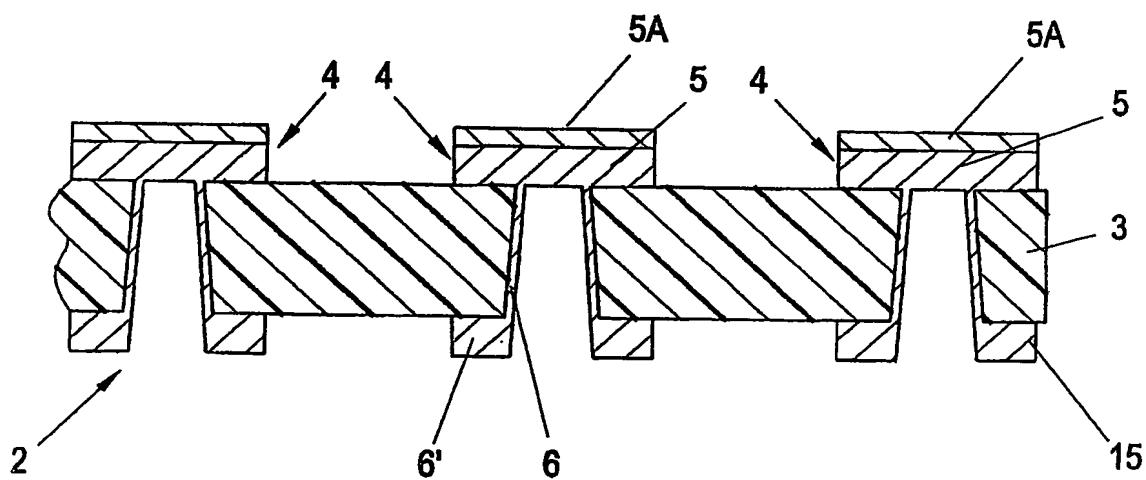
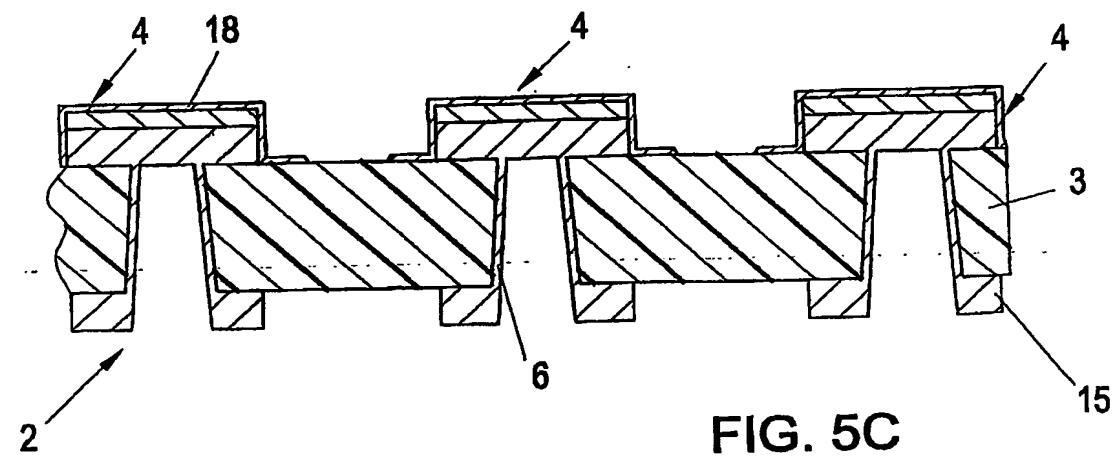
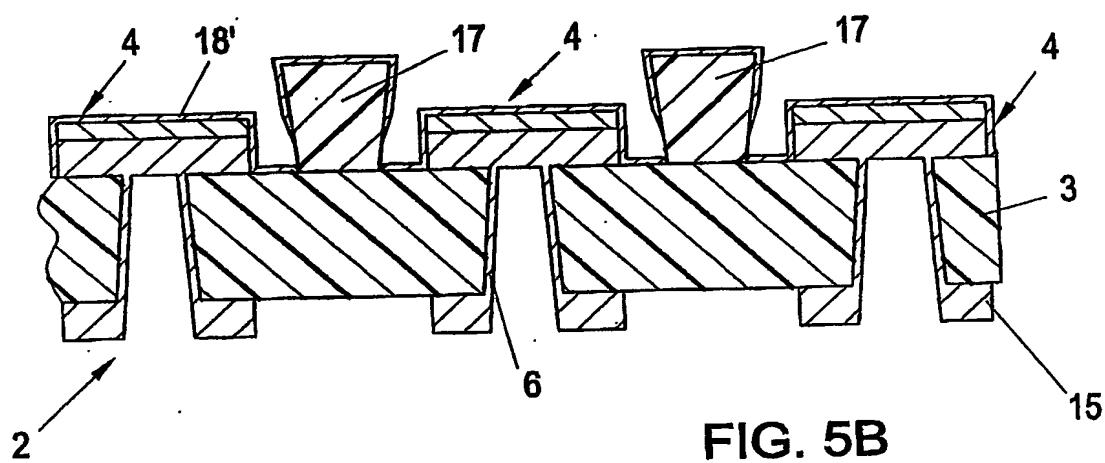
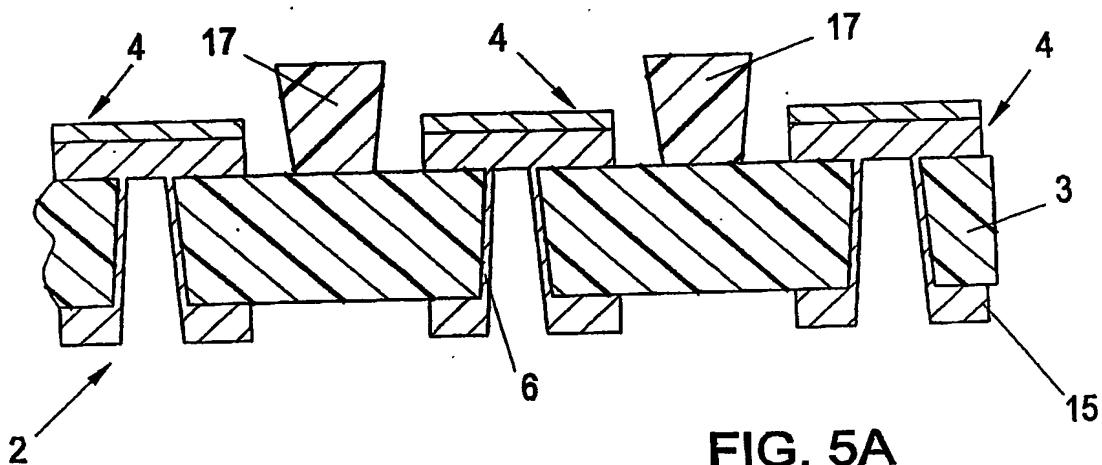


FIG. 4D



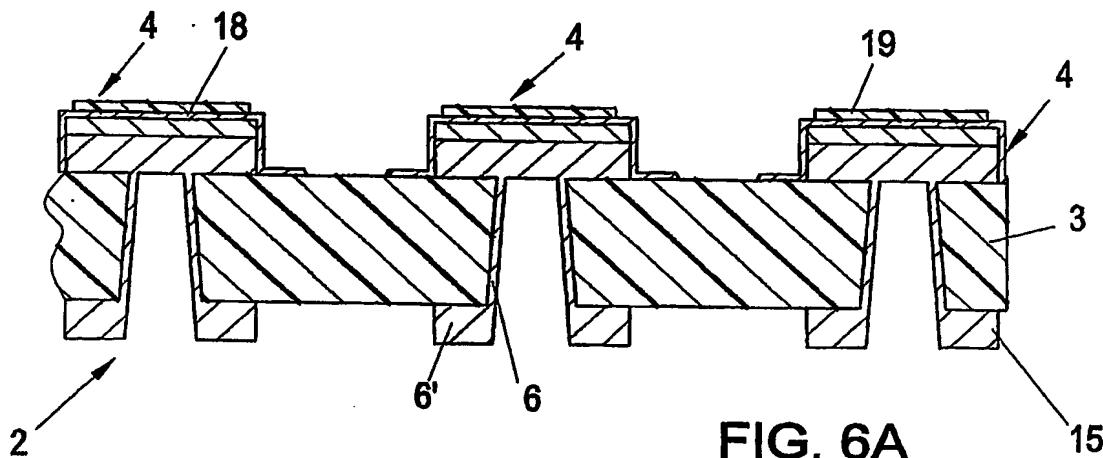


FIG. 6A

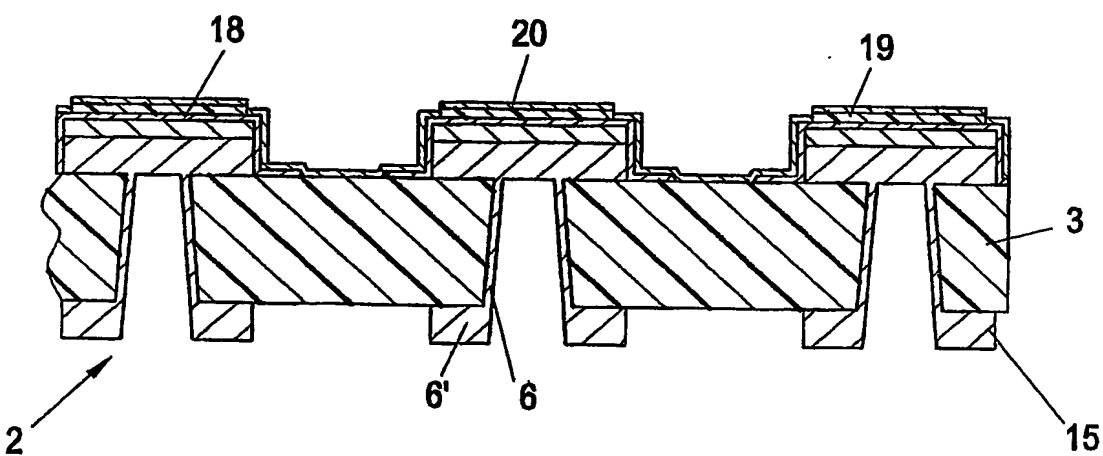


FIG. 6B

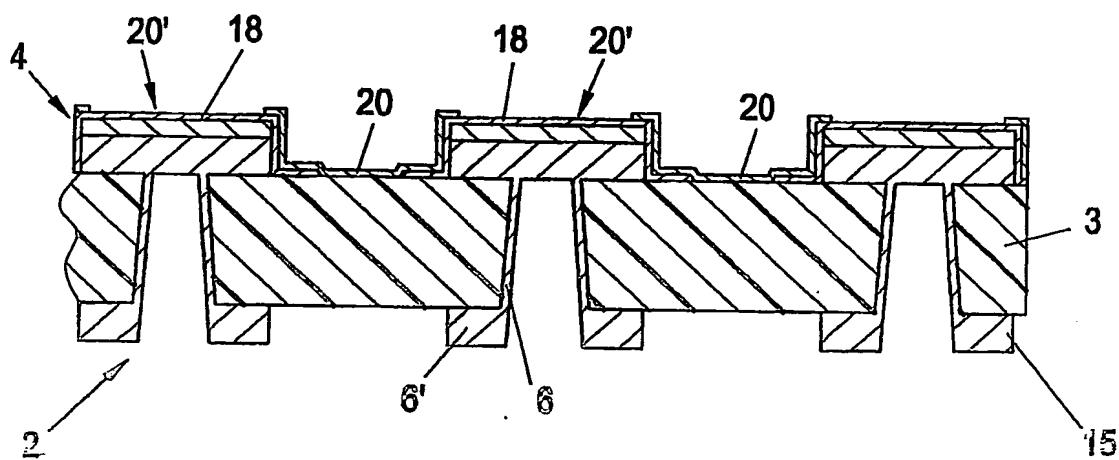
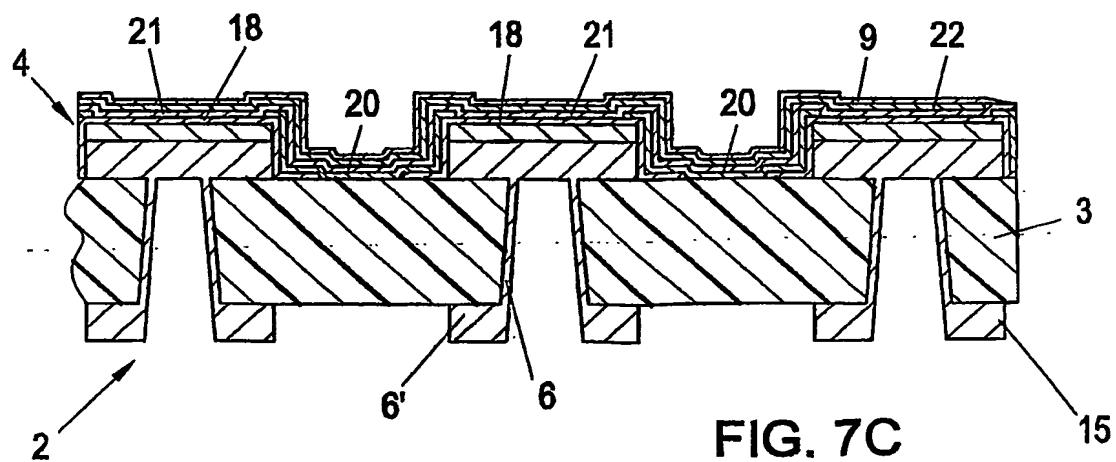
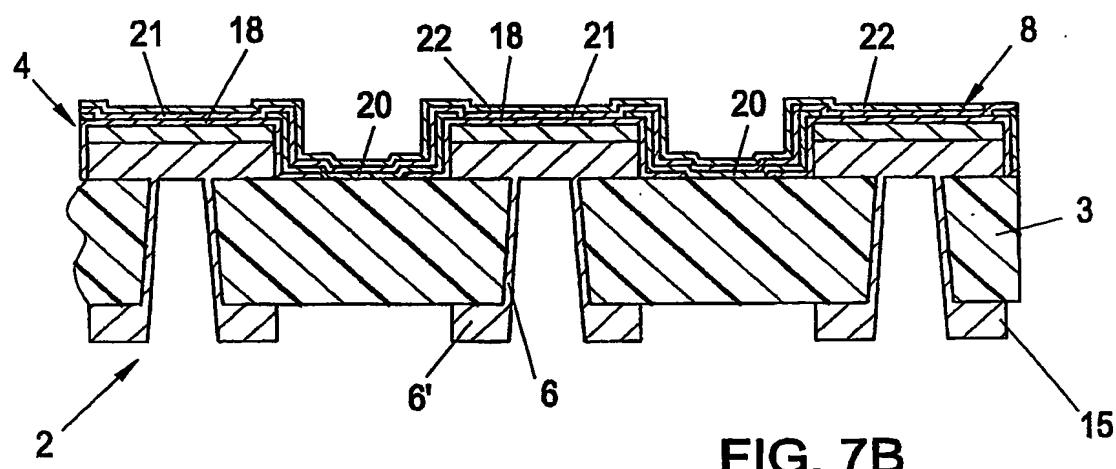
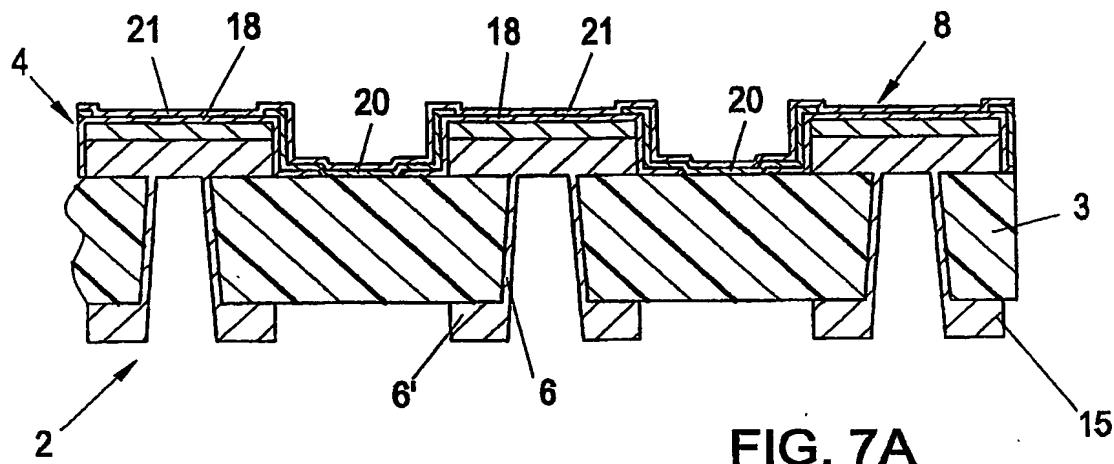


FIG. 6C



AT415/2003

14/5

9/12

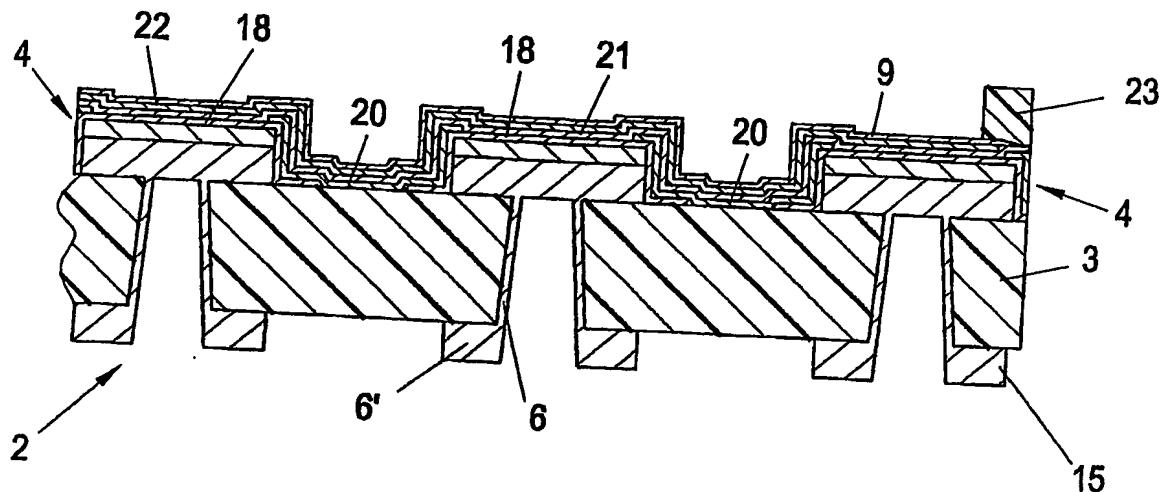


FIG. 8A

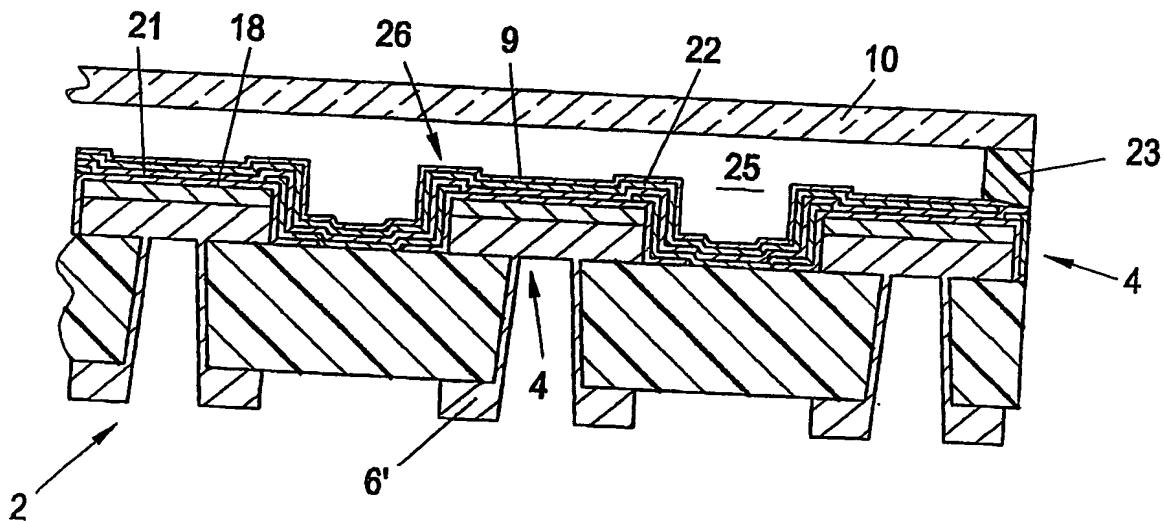
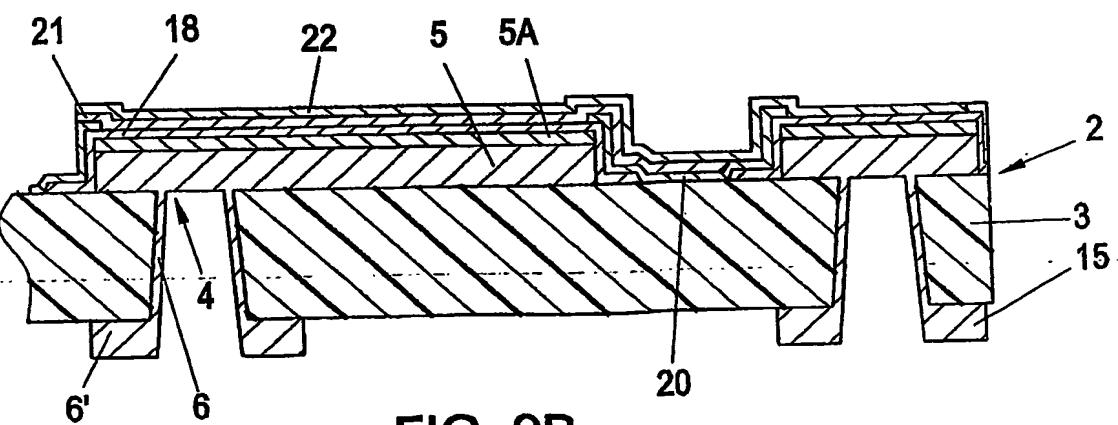
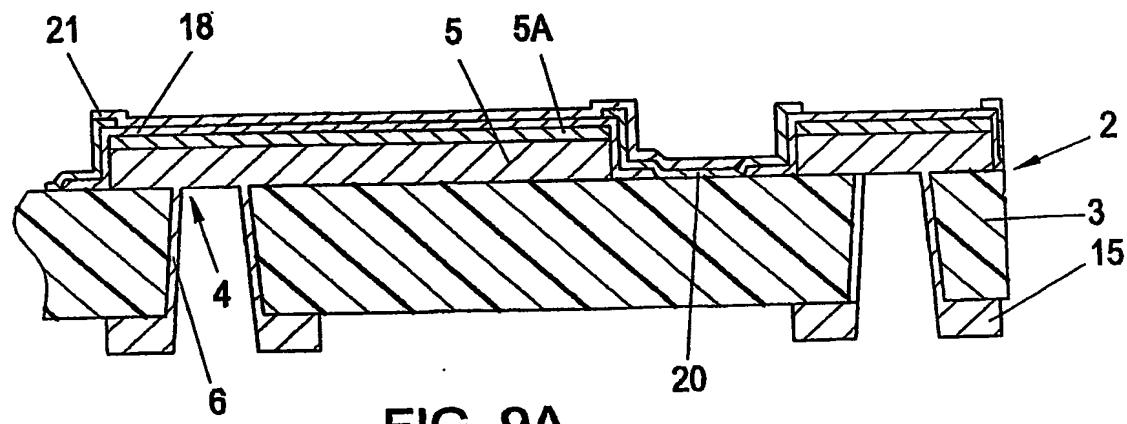
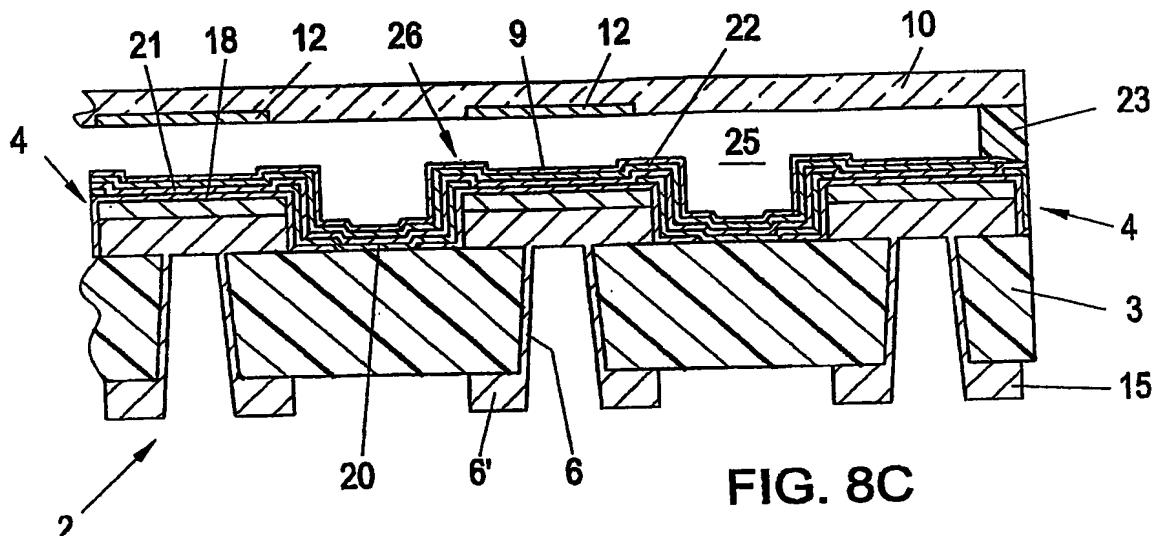


FIG. 8B



A14 15/2003

Urtdoxz

11 / 12

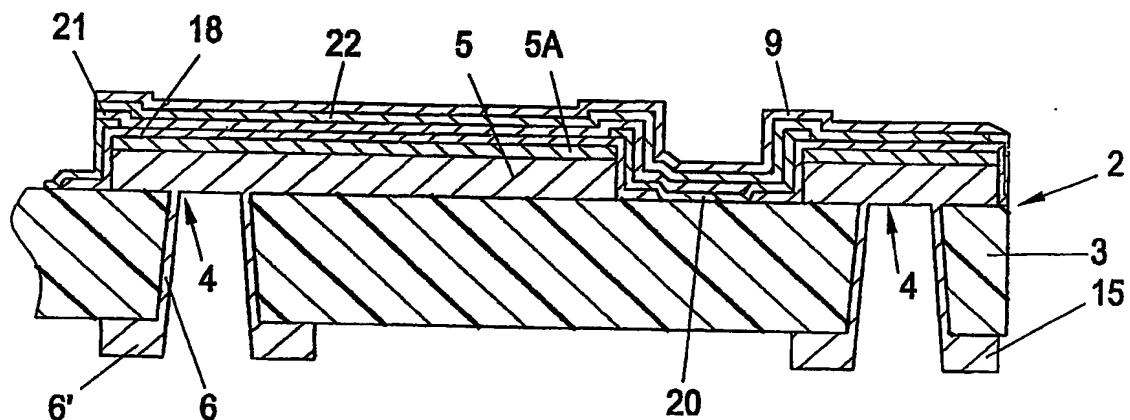


FIG. 9C

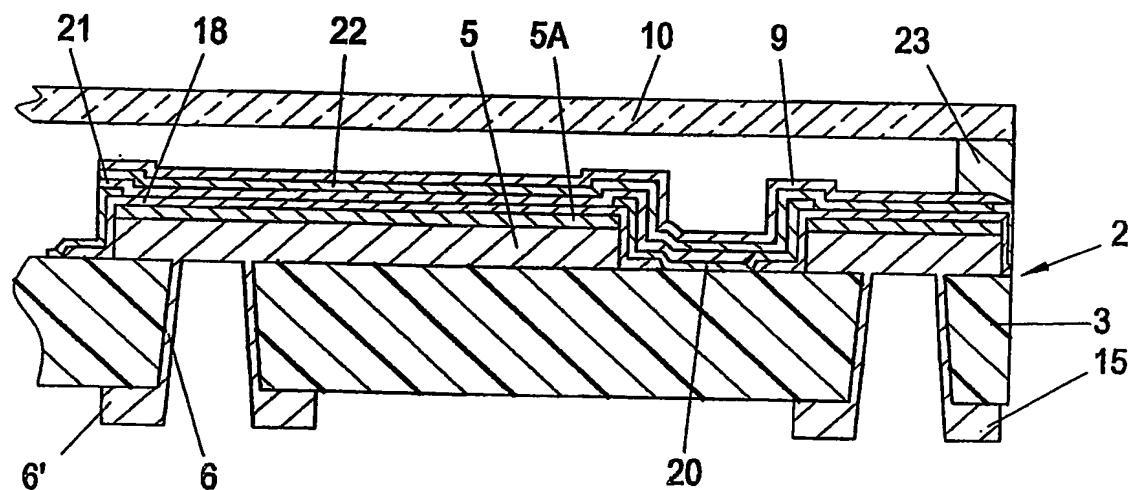


FIG. 9D

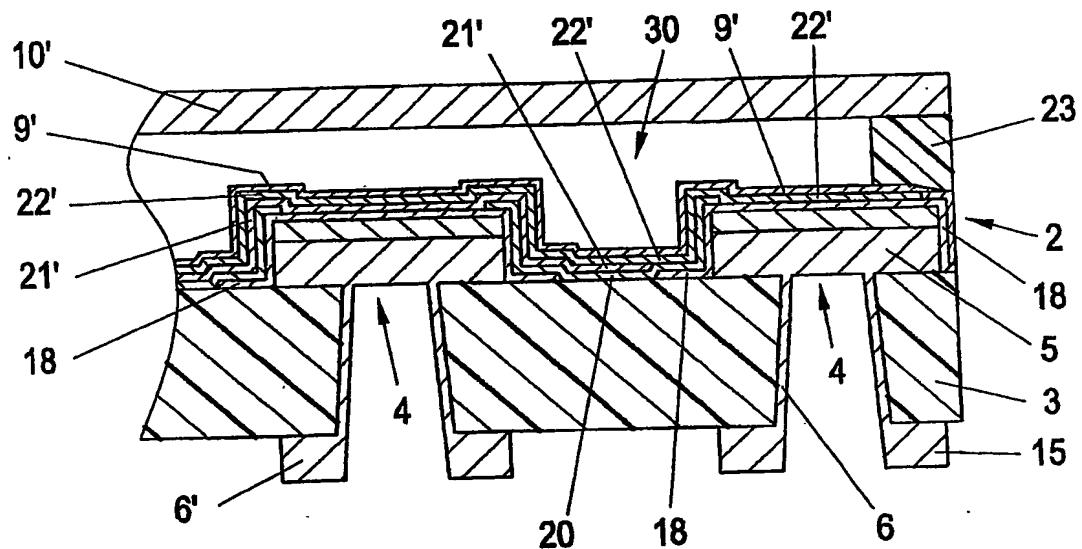


FIG. 10

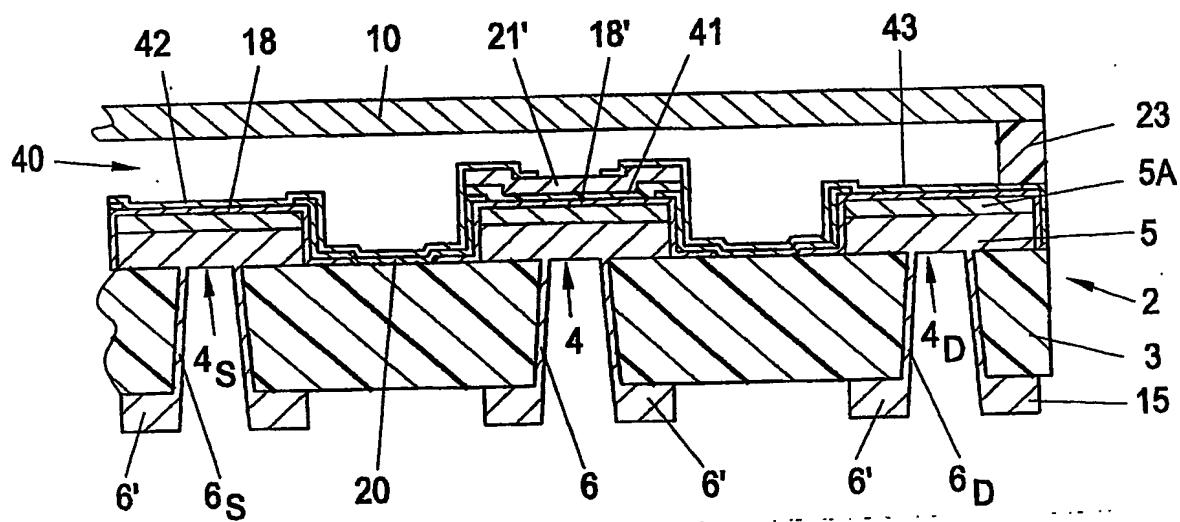
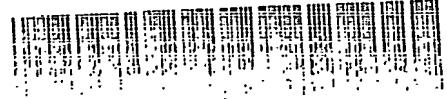


FIG. 11

PRINT AT 104/00306



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**